

平成23年2月28日 判決言渡

平成22年(行ケ)第10137号 審決取消請求事件

平成22年12月28日 口頭弁論終結

判 決

原 告 日立化成工業株式会社

訴訟代理人弁理士 長谷川 芳 樹
同 阿 部 寛
同 池 田 正 人
同 城 戸 博 兒
同 清 水 義 憲
訴訟代理人弁護士 尾 関 孝 彰

被 告 住友金属鉱山株式会社

訴訟代理人弁理士 伊 東 忠 彦
同 佐々木 定 雄
同 大 貫 進 介
同 山 口 昭 則
訴訟代理人弁護士 中 川 康 生
同 山 川 博 光

主 文

- 1 原告の請求を棄却する。
- 2 訴訟費用は原告の負担とする。

事 実 及 び 理 由

第1 請求

特許庁が無効2006-80142号事件について平成22年3月26日にした審決を取り消す。

第2 争いのない事実等

1 事案の概要

本訴は、特許第3413413号（発明の名称：半導体素子搭載用基板及びその製造方法。以下「本件特許」という。）の請求項6に係る特許の無効審判（無効2006-80142号）において特許庁が平成22年3月26日にした「請求項6についての訂正を認める。特許第3413413号の請求項6に記載された発明についての特許を無効とする。」との審決の取消しを求めるものである。

2 本訴に至る経緯

(1) 特許庁における手続の経緯等

ア 出願等の経緯

(ア) 親出願等

a 原告は、平成7年3月17日、特許出願をした（特願平7-524537号）。この特許出願については、特許査定及び設定登録がされた（特許第3247384号）。原告は、上記特許出願について、次の優先権主張を行っている。

(a) 優先権主張番号 特願平6-48760号

優先日 平成6年3月18日

優先権主張国 日本

(b) 優先権主張番号 特願平6-273469号

優先日 平成6年11月8日

優先権主張国 日本

(c) 優先権主張番号 特願平7-7683号

優先日 平成7年1月20日

優先権主張国 日本

(d) 優先権主張番号 特願平7 - 56202号

優先日 平成7年3月15日

優先権主張国 日本

b 原告は、前記aの特許出願(特願平7 - 524537号)の分割出願として、平成13年8月6日、新たな特許出願をした(特願2001 - 237791号。後記(イ)のとおり、この出願の再度の分割出願として、本件特許の出願が行われた。)。この特許出願については、特許査定がされ、平成14年8月9日、設定登録がされた(特許第3337467号)。

(イ) 本件特許出願と手続補正

a 原告は、前記(ア)bの特許出願(特願2001 - 237791号)の分割出願として、平成14年5月13日、四つの新たな特許出願をした(特願2002 - 137359号、特願2002 - 137360号、特願2002 - 137361号、特願2002 - 137362号)。これらの特許出願については、次のとおり、特許査定及び設定登録がされた。

(a) 特願2002 - 137359号

特許第3413413号(本件特許)

平成15年3月28日設定登録

(b) 特願2002 - 137360号

特許第3352083号

平成14年9月20日設定登録

(c) 特願2002 - 137361号

特許第3413191号

平成15年3月28日設定登録

(d) 特願2002-137362号

特許第3352084号

平成14年9月20日設定登録

b 本件特許については、平成14年10月28日付け手続補正書による手続補正が行われた（同補正後の請求項の数は9であった。）

イ 新規性，進歩性の判断の基準日

本件特許に係る発明の構成要件の記載事項及び後記の訂正請求により訂正が行われたと仮定した場合の訂正後の発明の構成要件の記載事項は、前記ア(ア) a (d)の特願平7-56202号の願書に添付した明細書及び図面において初めて開示された事項であるから、本件特許に係る発明、及び訂正請求により訂正が行われたと仮定した場合の訂正後の発明の新規性、進歩性の判断の基準日は、前記ア(ア) a (d)の特願平7-56202号の出願日である平成7年3月15日（以下「優先権基準日」という。）となる。

(2) 訂正請求に至る経緯

ア 第1次審決と取消訴訟

住友金属鉱山パッケージマテリアルズ株式会社(平成20年11月1日、被告に吸収合併され、同月14日、その旨の登記がされた。)は、平成18年7月31日、本件特許の請求項6に係る発明についての特許の無効審判(無効2006-80142号)を請求した。

特許庁は、平成19年1月22日、上記無効審判請求に係る特許を無効とする旨の審決をした。

原告は、平成19年2月28日、上記審決につき知的財産高等裁判所(以下「知財高裁」という。)に審決取消訴訟を提起した(知財高裁平成19年(行ケ)第10087号)。

イ 訂正審判請求と差戻決定

(ア) 原告は、平成19年4月2日、本件明細書につき訂正審判請求を行っ

たが、同年6月12日、この訂正審判請求を取り下げた。

(イ) 原告は、平成19年5月28日、本件明細書につき再度の訂正審判請求(訂正2007-390068号)を行った。

(ウ) 知財高裁は、平成19年7月20日、事件を審判官に差し戻すため、前記アの審決を取り消す旨の決定(特許法181条2項)をした。

ウ 訂正請求と訂正審判のみなし取下げ

原告は、差戻し後の無効審判において、平成19年8月6日、本件明細書につき訂正請求を行い、前記イ(イ)の訂正審判請求は取り下げられたものとみなされた(特許法134条の3第4項)。上記訂正請求は、無効審判請求されている請求項6の訂正を請求するとともに、無効審判請求されていない訂正前の請求項8、9(訂正後の請求項7、8)の訂正をも請求するものであった。

エ 第2次審決と審決取消訴訟

(ア) 特許庁は、平成20年2月5日、請求項6に係る発明についての特許の無効審判(無効2006-80142号)について、同特許を無効とする旨の審決をした。

(イ) 原告は、平成20年2月28日、上記審決中、請求項6に係る部分についての取消のみを求め、知財高裁に審決取消訴訟を提起した(知財高裁平成20年(行ケ)第10095号)。

(ウ) 知財高裁は、平成20年11月27日、前記(ア)の審決を取り消す旨の判決をした。その判決の理由の要旨は、次のとおりである、

すなわち、特許無効審判手続における特許の有効性の判断及び訂正請求による訂正の効果は、いずれも請求項ごとに生じ、その確定時期も請求項ごとに異なるものというべきである。そうすると、2以上の請求項を対象とする特許無効審判の手続において、無効審判請求がされている2以上の請求項について訂正請求がされ、それが特許請求の範囲の減縮

を目的とする訂正である場合には、訂正の対象になっている請求項ごとに個別にその許否が判断されるべきものであるから、そのうちの一つの請求項についての訂正請求が許されないことのみを理由として、他の請求項についての訂正事項を含む訂正の全部を一体として認めないとすることは許されない。そして、この理は、特許無効審判の手續において、無効審判請求の対象とされている請求項及び無効審判請求の対象とされていない請求項の双方について訂正請求がされた場合においても同様であって、無効審判請求の対象とされていない請求項についての訂正請求が許されないことのみを理由（この場合、独立特許要件を欠くという理由も含む。）として、無効審判請求の対象とされている請求項についての訂正請求を認めないとすることは許されない。前記(ア)の審決は、無効審判請求の対象とされていない請求項 8、9 についての訂正請求が独立特許要件を欠くことのみを理由として、前記ウの平成 19 年 8 月 6 日付け訂正請求は認められないとした上で、請求項 6 に係る発明についての特許を無効と判断したのであるから、前記(ア)の審決には、上記説示した点に反する違法がある。

オ 無効審判と訂正請求

(ア) 前記エ(ウ)の審決取消後の無効審判において、平成 21 年 6 月 9 日付け無効理由通知（甲 37）がされ、原告は、同年 7 月 13 日付け訂正請求書（甲 36）による訂正（以下「本件訂正」といい、本件訂正後の明細書を「訂正明細書」という。）を請求した。

請求項 6 に係る本件訂正の内容は、請求項 6 を次のとおりに訂正するというものであった。

「絶縁性支持体と複数の配線とを備える BGA 用の半導体素子搭載用フレキシブル基板において、

半導体素子搭載領域と、該半導体素子搭載領域の外側の樹脂封止用半

導体パッケージ領域とを、複数組備え、

上記配線は銅箔から形成される配線であって、上記絶縁性支持体の半導体素子を搭載する面側のみに1層あり、

上記配線は、ワイヤボンディング端子と、外部接続端子とを上記絶縁性支持体上に形成される配線の一部とした配線パターンを備え、

上記外部接続端子は上記配線の上記絶縁性支持体側の面に備えられ、

上記ワイヤボンディング端子はその反対側の面に備えられ、

上記外部接続端子の形成される箇所の上記絶縁性支持体に、上記外部接続端子に達する開口部が設けられ、上記開口部の半導体素子を搭載する面側は、上記外部接続端子で覆われており、

上記開口部形成後、上記ワイヤボンディング端子の表面にニッケル金めっきされてなり、

上記絶縁性支持体はポリイミドフィルムであって、上記開口部の側壁に上記絶縁性支持体が露出しており、

上記ワイヤボンディング端子は上記樹脂封止用半導体パッケージ領域に設けられ、

上記外部接続端子は上記半導体素子搭載領域に設けられ、

同一の上記配線パターンを有する上記半導体素子搭載領域及び上記半導体パッケージ領域が複数個配列され上記複数個を一括して封止可能なブロックが形成されており、同一の上記ブロックが複数個設けられていることを特徴とするBGA用の半導体素子搭載用フレキシブル基板。」

(以下「本件発明6」という。)

- (イ) 特許庁は、平成22年3月26日、「請求項6についての訂正を認める。特許第3413413号の請求項6に記載された発明についての特許を無効とする。」との審決(以下、単に「審決」という場合は、この審決を指す。)をし、その謄本は、同年4月7日、原告に送達された。

3 特許請求の範囲

訂正明細書の特許請求の範囲の請求項 6 の記載(本件発明 6)は、前記 2 (2) オ(ア)のとおりである。

4 審決の理由

(1) 別紙審決書写しのとおりであり、請求項 6 に係る部分の要旨は、次のとおりである。

ア 訂正の適否について

請求項 6 に係る本件訂正は、平成 6 年改正前特許法 1 3 4 条 2 項ただし書に適合し、特許法 1 3 4 条の 2 第 5 項において準用する平成 6 年改正前特許法 1 2 6 条 2 項の規定に適合するので、訂正を認める。

イ 本件発明 6 についての特許の無効について

本件発明 6 は、引用刊行物 1 (特開昭 6 1 - 1 7 7 7 5 9 号公報、甲 1 [審判甲 2 5]) 記載の発明(以下「引用刊行物 1 発明」という。)及び周知又は公知技術に基づいて、当業者が容易に発明をすることができたものであるから、本件発明 6 についての特許は、特許法 2 9 条 2 項の規定に違反してされたものであり、特許法 1 2 3 条 1 項 2 号に該当する。

(2) 審決が、本件発明 6 に進歩性がないとの結論を導く過程において認定した引用刊行物 1 発明の内容、本件発明 6 と引用刊行物 1 発明の一致点、相違点は、次のとおりである。

ア 引用刊行物 1 発明の内容

「ガラスエポキシ基板により構成されるベース 1 に、半導体素子 3 の搭載される領域と、その外側に S i 系ゲル 9 により被覆される領域を有し、ベース 1 の半導体素子 3 を搭載する面側のみに、メタライズ層 6 からなる複数の配線が設けられ、メタライズ層 6 はコネクタワイヤボンディング部とアウターリード 4 に接続する端子とを配線の一部とした配線パターンを備え、コネクタワイヤボンディング部は S i 系ゲル 9 により被覆される領

域のメタライズ層 6 の上面に設けられ、アウターリード 4 に接続する端子は半導体素子 3 の搭載領域及びその外側の S i 系ゲル 9 により被覆される領域のメタライズ層 6 の下面に設けられ、アウターリード 4 に接続する端子の形成される箇所ベース 1 にこの端子に達するスルホールが穿設され、スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているとともに、アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している半導体素子搭載用基板。」の発明。

イ 本件発明 6 と引用刊行物 1 発明の一致点

「絶縁性支持体と複数の配線とを備える半導体素子搭載用基板において、半導体素子搭載領域と、該半導体素子搭載領域の外側の樹脂封止用半導体パッケージ領域とを、備え、

上記配線は、上記絶縁性支持体の半導体素子を搭載する面側のみにあり、上記配線は、ワイヤボンディング端子と、外部接続端子とを上記絶縁性支持体上に形成される配線の一部とした配線パターンを備え、

上記外部接続端子は上記配線の上記絶縁性支持体側の面に備えられ、

上記ワイヤボンディング端子はその反対側の面に備えられ、

上記外部接続端子の形成される箇所の上記絶縁性支持体に、上記外部接続端子に達する開口部が設けられ、上記開口部の半導体素子を搭載する面側は、上記外部接続端子で覆われており、

上記ワイヤボンディング端子は上記樹脂封止用半導体パッケージ領域に設けられ、

上記外部接続端子は上記半導体素子搭載領域に設けられることを特徴とする半導体素子搭載用基板。」である点。

ウ 本件発明 6 と引用刊行物 1 発明の相違点(相違点の(キ)ないし(シ)の符号は、審決において用いられたものである。)

(ア) 相違点(キ)

本件発明6では、1層の銅箔から形成された配線を用いているのに対し、引用刊行物1発明では、めっきや蒸着などにより形成されたメタライズ層を用いている点。

(イ) 相違点(ク)

本件発明6では、絶縁性支持体がポリイミドフィルムで構成され、絶縁性支持体の開口部の側壁に上記絶縁性支持体が露出しているのに対し、引用刊行物1発明では、ベース（絶縁性支持体）がガラスエポキシで構成され、スルホール（開口部）の側壁にベースが露出しているか否かを明記していない点。

(ウ) 相違点(ケ)

本件発明6では、半導体素子搭載領域と樹脂封止用半導体パッケージ領域とを複数組備え、同一の配線パターンを有する上記半導体素子搭載領域及び上記半導体パッケージ領域が複数個配列されているのに対し、引用刊行物1発明では、これらの領域を複数組備え、複数個配列することを明記していない点。

(エ) 相違点(コ)

本件発明6では、半導体素子搭載領域と半導体パッケージ領域の複数個を一括して封止可能なブロックが形成され、同一の上記ブロックが複数個設けられているのに対し、引用刊行物1発明では、このようなブロックの形成がなく、また、複数個設けられていない点。

(オ) 相違点(カ)

本件発明6は、BGA用の基板であるのに対して、引用刊行物1発明は、PGA用の基板である点。

(カ) 相違点(シ)

本件発明6では、開口部形成後、上記ワイヤボンディング端子の表面にニッケル金めっきされるのに対し、引用刊行物1発明では、ワイヤボ

ンディング端子の表面にめっきを施すか否かを明記していない点。

第3 取消事由に関する原告の主張

審決には、引用刊行物1発明の認定の誤り及びそれに伴う一致点の認定の誤り(取消事由1)、一致点の認定の誤り及び相違点の看過(取消事由2)、相違点(ク)(絶縁性支持体の構成、開口部側壁への絶縁性支持体の露出)に係る容易想到性の判断の誤り(取消事由3)、相違点(サ)(BGA用の基板とPGA用の基板の相違)に係る容易想到性の判断の誤り(取消事由4)があるから、違法として取り消されるべきである。

1 引用刊行物1発明の認定の誤り及びそれに伴う一致点の認定の誤り(取消事由1)

審決が、引用刊行物1発明について、「・・・メタライズ層6は・・・アウターリード4に接続する端子とを配線の一部とした配線パターンを備え、・・・アウターリード4に接続する端子の形成される箇所ベース1にこの端子に達するスルホールが穿設され、スルホールの半導体素子3を搭載する面側がメタライズ層6で覆われているとともに、アウターリード4に接続する端子がベース1の半導体素子3が搭載される面の裏面に露出している」とした認定は誤りであり、その認定を前提とした一致点の認定も誤りである。その理由は、以下のとおりである。

(1) アウターリード4に接続する端子の存否

引用刊行物1発明に係る基板において、メタライズ層6は、アウターリード4に接続する端子を備えていない。

すなわち、引用刊行物1には、「上記メタライズ層6と、アウターリード4とを、ベース1に穿設されたスルホールを介して電氣的に接続している。」と記載されており(甲1, 2頁右下欄1ないし3行)、この記載からすると、メタライズ層6とアウターリード4とは、ベース1に穿設されたスルホールを介して、すなわち、スルホールを間において、間接的に電氣的に接続されて

いるものと解される。

ガラスエポキシ基板を用いたPGA半導体素子搭載用基板の技術分野において、スルホール表面（「スルホール表面」とは、「スルホールの側壁の表面」との意味である。）にめっき等の導電層が形成され、ガラスエポキシ基板の表面に設けられた配線（メタライズ層）とリードピン（アウターリード）が、スルホール表面に形成された導電層を介して電氣的に接続されることは、周知の技術である（甲46ないし49）。

そうすると、アウターリード4が挿入されていない基板において、スルホール表面に形成されためっき等の導電層が、アウターリード4が挿入されて外部と接続する端子に該当する。したがって、メタライズ層6は、アウターリード4に接続する端子を備えていない。

なお、被告は、乙13ないし16には、絶縁性支持体（ベース）の開口部（スルホール）にピン状のアウターリードを固定する際に、開口部（スルホール）の側面にめっきがされていないことが開示されていると主張するが、以下のとおり、このような被告の主張に理由はない。

すなわち、乙13は、ピンを貫通孔内で金ろうにより固定し、乙14は、ピンを貫通孔内で銀ろうにより固定するという特殊な手段を用いたものであるところ、甲54の図5.1によれば、金ろうの溶融温度は650以上、銀ろうの溶融温度は600以上であるから、耐熱性の点から、乙13、14記載の技術事項をガラスエポキシ基板やポリイミドフィルムのような有機基板に適用することはできない。また、乙15記載の半導体装置のパッケージは、TBAフィルムのスルホール内に樹脂により導電ピンを固定するという特殊な手段（複数の製造工程を経る構成）を用いたものであり、乙16記載のピングリッドアレイは、合成樹脂の基板1を成形する際にピンの基部を基板内に埋入させるものであり、基板1を貫通するスルホールがないものである。さらに、乙13ないし16は、引用刊行物1に記載されたような、

リジッドなガラスエポキシ基板のスルホールに，スルホール内径と同じ太さのリードピン（アウターリード）を挿入したPGA半導体素子搭載用基板とは異なるものである。したがって，乙13ないし16が存在するからといって，引用刊行物1発明に適用可能な，開口部（スルホール）の側面にめっきのない構成が公知であったとはいえず，引用刊行物1の「上記メタライズ層6と，アウターリード4とを，ベース1に穿設されたスルホールを介して電氣的に接続している。」（甲1，2頁右下欄1ないし3行）との記載に接した当業者が，アウターリード4が，スルホール表面に形成された導電層を介さず，メタライズ層6と直接電氣的に接続していると理解することはない。

(2) アウターリード4に接続する端子の露出の有無

引用刊行物1発明に係る基板は，その製造工程に照らし，メタライズ層6がベース1の半導体素子3が搭載される面の裏面に露出することはないし，引用刊行物1の第1図に基づいて，メタライズ層6の露出を認定することはできない。その理由は，以下のとおりである。

ア 製造工程について

(ア) a 引用刊行物1には，「ベース1は例えばガラスエポキシ基板により構成される」（甲1，2頁右上欄15ないし16行），「ベース1には，第1図にはメタライズ層（配線層）6がメッキ，蒸着などにより設けられており」（甲1，2頁左下欄16ないし17行），「上記メタライズ層6は，例えばA1より構成される」（甲1，2頁右下欄6ないし7行）と記載されている。これらの記載によれば，引用刊行物1発明のメタライズ層6は，ガラスエポキシ基板により構成されるベース1に，A1をメッキ，蒸着などして設けるものである。

また，引用刊行物1には，「アウターリード4は，ベース1に融点の高い半田により，半田付される」（甲1，2頁右下欄4ないし5行）と記載されているが，引用刊行物1発明はベース1がガラスエポキシ基

板であるので、アウターリード4をベース1に直接はんだ（以下、引用部分以外は、原則として「はんだ」と表記する。）付けすることはできない。ベースとしてガラスエポキシ基板を用いたPGA基板の場合、通常は導電層をガラスエポキシ基板下部表面にも形成し、この導電層にアウターリードがはんだ付けされる（甲46，51）から、引用刊行物1発明においても、導電層をガラスエポキシ基板下部表面にも形成し、この導電層にアウターリードがはんだ付けされる。

そうすると、引用刊行物1発明に係るPGA基板は、ベース1に穴加工を施し、更にベース1表面にレジストを形成した後、穴内面及びベース1の露出した部分にメッキ、蒸着等で導電層、メタライズ層6を形成する工程で製造されると解され、この場合、穴の開口部上面を覆うようにメタライズ層6を形成することはできない。

b 一般的なPGA基板は、両面銅箔付き積層板に穴加工を施した後、穴内面及び銅箔表面にメッキ等で導電層を形成し、最後にエッチングにより配線を形成する工程で製造される（例えば甲52）、この工程によっても、穴の開口部上面を覆うようにメタライズ層6を形成することはできない。

c 仮に、審決の認定どおりであるとすれば、引用刊行物1に記載された基板は、ベース1の一面にAlをメッキ又は蒸着してメタライズ層を形成し、メタライズ層を貫通することなくベース1のみに穴加工を施し、このメタライズ層に当接するように、アウターリード4を、形成された穴に打ち込んで製造することになるが、メタライズ層は数 μ mの薄さであって脆弱なものであるから、このような方法で基板を製造することは、通常はあり得ない。

d そうすると、引用刊行物1発明は、その製造工程に照らすと、アウターリード4に接続する端子の形成される箇所のベース1に、この端

子に達するスルーホールが穿設されることはなく、また、スルホールの半導体素子3を搭載する面側がメタライズ層6で覆われることはなく、メタライズ層6がベース1の半導体素子3が搭載される面の裏面に露出することはない。

(イ) 有機基板にアルミニウムのメッキを施すことは難しく、蒸着でアルミニウムのメタライズ層を設けた場合、厚みが薄くなるどころ、アルミニウムは、その融点が銅などに比べて低く、レーザーの熱に耐えられないから、メタライズ層形成後に穴加工を行って穴の開口部上面を覆うようにメタライズ層を形成することは不可能である。

イ 引用刊行物1の第1図について

特許出願に際して願書に添付された図面は、特許を受けようとする発明の内容を明らかにするための説明図にとどまるから、明細書の記載及び技術常識に反する発明を図面のみから認定することは許されない。

引用刊行物1の第1図は、図面の簡単な説明において、「本発明の実施例を示す断面図」とされているが、第1図は、どの部分の断面図であるか明確でない。

また、コネクタワイヤ7をメタライズ層6に接続する位置と、アウターリード4をメタライズ層6に取り付ける位置の関係をみると、第1図(第1図のうち、左右両端の、コネクタワイヤ7がメタライズ層6の上部に接続され、アウターリード4がメタライズ層6の下部に取り付けられている部分)では、両者の位置がほぼ同じであるのに対し、第3図では、両者の位置がずれており、第1図は、その部材の位置関係を明確に図示していない。

さらに、引用刊行物1には、アウターリード4をはんだ付けすることについて明記されているが、そのことは、第1図には図示されていない。

引用刊行物1発明は、アウターリード4の上部にチップを搭載する構成

としたことに特徴があり，第 1 図は，その構成のみを明確に図示する断面図であり，その他の部材の位置関係を明確に図示しているとはいえない。

そうすると，引用刊行物 1 の第 1 図には，アウターリード 4 とメタライズ層 6 の位置関係(接続関係)が明確に図示されているとはいえないから，引用刊行物 1 の第 1 図に基づいて，メタライズ層 6 がベース 1 の半導体素子 3 が搭載される面の裏面に露出していると認定することはできない。審決が，引用刊行物 1 の第 1 図，第 2 図のみから，「スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているとともに，アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している」とした認定は誤りである。

(3) 小括

したがって，審決が，引用刊行物 1 発明について，「・・・メタライズ層 6 は・・・アウターリード 4 に接続する端子とを配線の一部とした配線パターンを備え，・・・アウターリード 4 に接続する端子の形成される箇所のベース 1 にこの端子に達するスルホールが穿設され，スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているとともに，アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している」とした認定は誤りである。

また，上記認定を前提として，本件発明 6 と引用刊行物 1 発明は，「上記配線は，・・・外部接続端子とを上記絶縁性支持体上に形成される配線の一部とした配線パターンを備え，上記外部接続端子は上記配線の上記絶縁性支持体側の面に備えられ，・・・上記外部接続端子の形成される箇所の上記絶縁性支持体に，上記外部接続端子に達する開口部が設けられ，上記開口部の半導体素子を搭載する面側は，上記外部接続端子で覆われており」で一致するとした審決の認定は誤りである。

2 一致点の認定の誤り及び相違点の看過（取消事由 2）

審決が、引用刊行物 1 発明の「アウターリード 4 に接続する端子」、「スルホール」が、それぞれ本件発明 6 の「外部接続端子」、「開口部」に該当するとして、本件発明 6 と引用刊行物 1 発明が、外部接続端子、開口部を備える点で一致するとした認定は誤りであり、審決は、本件発明 6 が外部接続端子、開口部を備えるのに対し、引用刊行物 1 発明が外部接続端子、開口部を備えないとの相違点を看過したものである。その理由は、以下のとおりである。

すなわち、本件発明 6 は、BGA用の半導体素子搭載用フレキシブル基板であるから、本件発明 6 の「外部接続端子」は、はんだボールに接続するものである。これに対し、引用刊行物 1 発明の「アウターリード 4 に接続する端子」は、はんだボールに接続するものではない。そのため、引用刊行物 1 発明の「アウターリード 4 に接続する端子」は、本件発明 6 の「外部接続端子」に該当しない。

また、本件発明 6 は、BGA用の半導体素子搭載用フレキシブル基板であるから、本件発明 6 の「開口部」は、はんだボールが配置され、溶融されるものであり、かつ、外部接続端子で覆われていて、ポリイミドフィルムに設けられたものであるから、アウターリードを挿入する使い方はできない。これに対し、引用刊行物 1 発明の「スルホール」は、アウターリードを挿入するものである。そのため、引用刊行物 1 発明の「スルホール」は、本件発明 6 の「開口部」に該当しない。

3 相違点(ク)(絶縁性支持体の構成、開口部側壁への絶縁性支持体の露出)に係る容易想到性の判断の誤り(取消事由 3)

審決が、相違点(ク)に係る本件発明 6 の構成は容易に想到し得るとした判断は誤りである。その理由は、以下のとおりである。

(1) 絶縁性支持体の構成について

審決は、絶縁性支持体の構成について、甲 2〔審判甲 7〕、甲 3〔審判甲 8〕、甲 5〔審判甲 2 8〕、甲 6〔審判甲 3 5、参考資料 1 5〕、甲 7〔審判甲 3 6、

参考資料 19) , 甲 8 [審判甲 6] , 甲 9 [審判甲 29] の記載によれば , 半導体素子搭載用基板において , 絶縁性支持体をポリイミド (フィルム) で構成されるフレキシブル基板とすることは , 周知又は公知であったものと認められ , 当事者が適宜選択し得る設計的事項であったといえりと判断した。この審決の判断は , アウターリードを挿入する半導体素子搭載用基板 (いわゆる P G A 基板) において , 絶縁性支持体をポリイミドフィルムで構成することは , 当業者が適宜選択し得る設計的事項であるとするものである。

しかし , 審決が周知例として例示した刊行物 (甲 2 , 3 , 5 ないし 9) には , アウターリード (リードピン) を挿入する半導体素子搭載用基板 (いわゆる P G A 基板) において , 絶縁性支持体をポリイミドフィルムで構成すること , 又は 絶縁性支持体をポリイミドフィルムで構成してもアウターリード (リードピン) を支持できることは , 何ら記載されていない。

したがって , 上記刊行物 (甲 2 , 3 , 5 ないし 9) の記載に基づき , アウターリードを挿入する半導体素子搭載用基板 (いわゆる P G A 基板) において , 絶縁性支持体をポリイミドフィルムで構成することは当業者が適宜選択し得る設計的事項であるとする審決の判断は , 誤りである。

(2) 開口部側壁への絶縁性支持体の露出について

審決は , 本件発明 6 では , 絶縁性支持体の開口部の側壁に絶縁性支持体が露出しているのに対し , 引用刊行物 1 発明では , スルホール (開口部) の側壁にベースが露出しているか否かを明記していない点について , 引用刊行物 1 の第 1 図には , スルホールの側壁にベースが露出した状態でアウターリードが設けられた様子が示されており , また , スルホールの半導体素子を搭載する面側にメタライズ層があれば , 電氣的導通のためにスルホールの側壁を (めっき等で) メタライズする必要もないことから , 実質的な相違点とはいえないと判断した。

しかし , 前記 1 (1) のとおり , 引用刊行物 1 発明においては , スルホールの

側壁の表面に導電層が形成されていることは明らかである。そうすると、本件発明6では絶縁性支持体の開口部の側壁に絶縁性支持体が露出しているのに対し、引用刊行物1発明ではスルホールの側壁の表面に導電層が形成されている点は、本件発明6と引用刊行物1発明の相違点である。したがって、本件発明6では絶縁性支持体の開口部の側壁に絶縁性支持体が露出しているのに対し、引用刊行物1発明ではスルホールの側壁にベースが露出しているか否かを明記していない点は実質的な相違点とはいえないとした審決の判断は、誤りである。

4 相違点(サ)(B G A用の基板と P G A用の基板の相違)に係る容易想到性の判断の誤り (取消事由 4)

審決が、相違点(サ)に係る本件発明6の構成は容易に想到し得るとした判断は誤りである。その理由は、以下のとおりである。

(1) 審決は、甲21、甲22〔審判周知資料1〕、甲23〔審判周知資料2〕、甲24〔審判周知資料3〕、甲25〔審判周知資料4〕、甲26〔審判参考資料12〕、甲27〔審判周知資料5〕、甲28〔審判周知資料6〕、甲29〔審判周知資料7〕の記載によれば、半導体素子搭載用基板において、引用刊行物1発明に使用されているようなピンと、はんだボールとが、相互に置換可能であることは周知又は公知の技術であったものと認められるところ、引用刊行物1の4頁右上欄20行に、「他のパッケージなどにも適用できる。」と記載されているのであるから、引用刊行物1発明を B G A用の基板に適用することは、当業者が容易に想到し得たものといえるところと判断した。また、審決は、「被請求人は、・・・引用刊行物1発明を B G A用の基板に適用することは当業者が容易に想到し得たものではない旨を主張しているが、・・・絶縁性支持体としてポリイミド(フィルム)で構成されるフレキシブル基板を選択することが、当業者が適宜選択し得る設計的事項であるから、それに伴って、引用刊行物発明(判決注「引用刊行物1発明」の誤記と認められる。)に使

用されているようなピンをはんだボールに置換することも、上記周知または公知の技術に基づいて当業者が適宜なし得る設計的事項の範囲にすぎない。」と判断した。

審決の上記判断は、本件発明6の相違点(ク)に係る構成を容易に想到し得たことを理由として、本件発明6の相違点(サ)に係る構成を容易に想到し得たと判断するものである。

しかし、前記3のとおり、本件発明6の相違点(ク)に係る構成を容易に想到し得たとの判断は誤りである。また、相違点(サ)という一つの相違点について、二段階の容易想到性の判断を経て容易想到と判断している点も誤りである。

- (2) 引用刊行物1発明のメタライズ層6は、アルミニウムをベース1にメッキ、蒸着して形成されているところ、はんだはアルミニウムに付着しないとされているし(甲55,【0004】参照)、有機のフラックスを内蔵する特殊なアルミニウム用はんだを使用すると煩雑な処理が必要となり、簡便に小型・高密度の半導体パッケージを製造するとの本件発明6の目的に反することとなる。そのため、引用刊行物1発明において、アウターリード4がメタライズ層6に直接はんだ付けされることはなく、引用刊行物1発明のアウターリード4に代えてはんだボールを使用することには阻害要因がある。

第4 被告の反論

審決の認定、判断に誤りはなく、原告主張の取消事由は、いずれも理由がない。

- 1 引用刊行物1発明の認定の誤り及びそれに伴う一致点の認定の誤り(取消事由1)に対し

審決が、引用刊行物1発明について、「・・・メタライズ層6は・・・アウターリード4に接続する端子とを配線の一部とした配線パターンを備え、・・・アウターリード4に接続する端子の形成される箇所ベース1にこの端子に達するスルホールが穿設され、スルホールの半導体素子3を搭載する面側がメタラ

イズ層 6 で覆われているとともに、アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している」とした認定に誤りはなく、その認定を前提とした一致点の認定にも誤りはない。その理由は、以下のとおりである。

(1) アウターリード 4 に接続する端子の存否

引用刊行物 1 発明においては、スルホール表面をめっきすることなく、アウターリード 4 がメタライズ層 6 に直接接続しており、メタライズ層 6 は、アウターリード 4 に接続する端子を備えている。

引用刊行物 1 には、メタライズ層 6 とアウターリード 4 とが、スルホールを間において間接的に電氣的に接続されているという記載も、スルホール表面にめっき等で導電層が形成されているという記載もなく、第 1 図には、アウターリード 4 の上端がメタライズ層 6 に直接電氣的に接続されている様子が描かれており、スルホール表面にめっき等がされていることは示されていない。したがって、引用刊行物 1 の「スルホールを介して」との記載は、第 1 図に示されているように、「アウターリード 4 がスルホールの中を通過して」という意味に解すべきである。

甲 4 6 ないし 4 9 の図面には、スルホール表面にめっき等があることが図示されているが、甲 4 6 ないし 4 9 に記載された基板は、いずれも基板の両面に配線を設けた両面配線型基板であり、片面配線型の引用刊行物 1 発明とは異なる。乙 1 3 ないし 1 6 には、引用刊行物 1 発明と同様の片面配線型基板の場合に、絶縁性支持体（ベース）の開口部（スルホール）にピン状のアウターリードを固定する際に、開口部（スルホール）の側面にめっきをすることなく、ピン状のアウターリードが開口部の中を通過して、開口部を覆う配線に結合することが示されている。乙 1 3 , 1 4 では、ピンを固着する材料が、金ろう、銀ろうとされているが、基板が有機基板の場合に、貫通孔内に金属製のピンを挿入し、ろう材のうちでも低温で熔融するはんだを用いて固

定することは、優先権基準日以前から周知であったから、乙13、14には、引用刊行物1発明と同様の構造の基板において、スルホール表面にめっき等のない構成が示されているといえる。

引用刊行物1の「アウターリード4は、ベース1に融点の高い半田により、半田付される。」(2頁右下欄4ないし5行)という記載は、アウターリード4がガラスエポキシ基板にはんだ付けされるという意味ではなく、アウターリード4がベース1に設けられたメタライズ層6にはんだ付けされ、その結果、ベース1に固定されるという意味と考えるのが自然である。

(2) アウターリード4に接続する端子の露出の有無

引用刊行物1発明に係る基板においては、メタライズ層6を貫通することなくスルホールを形成して、メタライズ層6がベース1の半導体素子3が搭載される面の裏面に露出するようになっている。

ア 製造工程について

(ア) 引用刊行物1発明に係る基板の製造に当たり、メタライズ層6の形成より穴加工の方を必ず先に行うとは限らず、メタライズ層6の形成と穴加工のいずれを先に行うかは、当業者が適宜選択し得る設計的事項である。したがって、引用刊行物1発明に係るPGA基板が、原告が主張するように、ベース1に穴加工を施し、穴内面及びベース1の露出した部分にめっき、蒸着で導電層、メタライズ層6を形成するとの工程で必ず製造されるとは限らない。

メタライズ層6が数 μm の薄さであるという限定は、引用刊行物1にはなく、ある程度の厚さがあれば、メタライズ層6を貫通することなくスルホールを形成することができ、そのことは、乙15、17ないし19にも示されている。

(イ) 乙23、24によれば、優先権基準日以前から、ガラスエポキシ基板やポリイミドフィルム基板にアルミニウムの蒸着等を行った後に、数値

制御切削加工機，レーザーエッチング又は湿式エッチング法を用いて基板に開孔を形成し得ることは，当業者に周知であった。

イ 引用刊行物 1 の第 1 図について

引用刊行物 1 の第 1 図は，中央にアウターリード 4 が示されていないことから，第 2 図の中心を通り，かつアウターリード 4 を通る面で切った断面図であることが分かり，アウターリード 4 の上端がメタライズ層 6 に接続している様子を明瞭に示している。

審決は，引用刊行物 1 の第 1 図，第 2 図のみではなく，引用刊行物 1 のその他の記載も総合して，引用刊行物 1 発明につき，「スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているとともに，アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している」と認定したものであり，その認定に誤りはない。

2 一致点の認定の誤り及び相違点の看過（取消事由 2）に対し

審決が，引用刊行物 1 発明の「アウターリード 4 に接続する端子」，「スルホール」が，それぞれ本件発明 6 の「外部接続端子」，「開口部」に該当するとして，本件発明 6 と引用刊行物 1 発明が，外部接続端子，開口部を備える点で一致するとした認定に誤りはなく，審決に，相違点を看過した誤りもない。

引用刊行物 1 発明において，PGA 基板と BGA 基板とを相互に置換する際に，ピン用の開口部をはんだボール用の開口部へと変更し，またその逆へ変更することは，当業者が適宜なし得た設計的事項である。ポリイミド等の基板にもアウターリード 4 を挿入できることを考慮すると，はんだボール用の開口部にアウターリードを挿入できないことなどを理由として本件発明 6 に進歩性があると主張する原告の主張は，失当である。また，電気信号を外部へ伝えるために外部の部材に接続するものは，それがアウターリードに接続されようと，はんだボールに接続されようと，外部接続端子であることに変わりはない。

3 相違点(ク)（絶縁性支持体の構成，開口部側壁への絶縁性支持体の露出）に係

る容易想到性の判断の誤り（取消事由3）に対し

審決が、相違点(ク)に係る本件発明6の構成は容易に想到し得るとした判断に誤りはない。

(1) 絶縁性支持体の構成について

絶縁性支持体としてポリイミドフィルムを用いることは周知又は公知であり、引用刊行物1に「他のパッケージなどにも適用できる」(4頁右上欄20行)と記載されているから、ピンに代えてはんだボールを用いることは、当業者が容易に想到し得た。したがって、引用刊行物1発明において、ガラスエポキシPGA基板をポリイミドフィルムBGA基板に置換することは容易であった。

アウターリードをポリイミドフィルムに挿入するという、引用刊行物1発明の一部のみを置換した構造が実現できなければ本件発明6は容易想到でなかったとする原告の主張は理由がないし、仮にそのような構造の実現性を問題とするとしても、甲13、乙15、16、20、21によれば、半導体素子搭載用基板において、ポリイミドフィルムである絶縁性支持体にピン状のアウターリードを固定することは周知であった。

(2) 開口部側壁への絶縁性支持体の露出について

前記1(1)のとおり、引用刊行物1発明においては、スルホール表面をめっきすることなく、アウターリード4がメタライズ層6に直接接続しており、開口部側壁に絶縁性支持体が露出している。したがって、本件発明6では絶縁性支持体の開口部の側壁に絶縁性支持体が露出しているのに対し、引用刊行物1発明ではスルホールの側壁にベースが露出しているか否かを明記していない点は実質的な相違点とはいえないとした審決の判断に、誤りはない。

4 相違点(サ)（BGA用の基板とPGA用の基板の相違）に係る容易想到性の判断の誤り（取消事由4）に対し

審決が、相違点(サ)に係る本件発明6の構成は容易に想到し得るとした判断に

誤りはない

- (1) 審決は、相違点(サ)について、9件の公知文献を引用し、ピンとはんだボールとが相互に置換可能であることは周知又は公知の技術であると認定し、引用刊行物1の「他のパッケージなどにも適用できる。」(4頁右上欄20行)との記載も引用して、引用刊行物1発明をBGA用の基板に適用することは当業者が容易に想到し得たものであると判断したものであり、二段階の容易想到性の判断を経て容易想到であると判断したのではない。

審決の「絶縁性支持体としてポリイミド(フィルム)で構成されるフレキシブル基板を選択することが、当業者が適宜選択し得る設計的事項であるから、それに伴って、引用刊行物発明(判決注「引用刊行物1発明」の誤記と認められる。)に使用されているようなピンをはんだボールに置換することも、上記周知または公知の技術に基づいて当業者が適宜なし得る設計的事項の範囲にすぎない。」との説示は、ポリイミドフィルムの選択も設計的事項であるし、それとともに、はんだボールに置換することも設計的事項であるとの趣旨と解される。

- (2) 優先権基準日前から、アルミニウム用はんだが使用されていることは周知であったから(乙22)、はんだがアルミニウムに付着しないとの原告の主張は誤りであり、したがって、アウターリード4がメタライズ層6に直接はんだ付けされることはないとの原告の主張も誤りである。

第5 当裁判所の判断

当裁判所は、原告主張の取消事由は、いずれも理由がなく、審決の認定、判断に誤りはないと判断する。

- 1 引用刊行物1発明の認定の誤り及びそれに伴う一致点の認定の誤り(取消事由1)について

- (1) 引用刊行物1発明の技術的意義

ア 引用刊行物1の記載

引用刊行物（甲１）には次の記載がある。

(ア) 「特許請求の範囲

１．パッケージより、アウターリードを垂直に出した半導体装置であつて、前記パッケージ本体内の半導体素子の下部にも前記アウターリードを有して成ることを特徴とする半導体装置。（１頁左下欄３ないし７行）

(イ) 「従来のプラグインパッケージは、一般に、セラミック基板に、半導体素子（チップ）を搭載できる溝部を溝設し、該溝部内にチップを搭載し、セラミック基板の裏面に、多数の金属ピンをろう付けし、パッケージ本体から、垂直方向に、多数の当該金属ピンよりなるアウターリードを引き出しており、前記チップは当該ピン（アウターリード）の内周よりも内側に搭載してなる。すなわち、チップの下部にはアウターリードは設けられていず、チップの周辺に、アウターリードを配設する構造がとられている。」（「背景技術」の欄、１頁左下欄１４行ないし右下欄４行）

(ウ) 「本発明の目的は、大チップ搭載可能としたプラグインパッケージを提供することを目的とする。

本発明の他の目的はピン数の増加したプラグインパッケージを提供することを目的とする。

本発明のさらに他の目的は配線の引き回しが容易なプラグインパッケージを提供することを目的とする。

本発明のさらに他の目的はパッケージサイズの小型化を目的とする。」

（「発明の目的」の欄、２頁左上欄７ないし１５行）

(I) 「本発明では、チップの下部にもアウターリードを垂直に出した構成、換言すれば、アウターリードを全面に設け、その上部にチップを搭載する構成としたので、チップは大なるサイズのものが搭載でき、ピン数も増加でき、配線引きまわしも容易となり、かつ、パッケージサイズも小型化可能となる。」（「発明の概要」の欄、２頁右上欄３ないし９行）

(オ) 「第1図に示すように、ベース(基板)1の上に接着材料2により半導体素子(チップ)3を固着する。

ベース1は例えばガラスエポキシ基板により構成される。」(「実施例」の欄、2頁右上欄12ないし16行)

(カ) 「基板1には第1図および第2図に示すようにその垂直方向に多数の OUTER LEAD 4 が立設されている。

本発明では、これら図に示すように、OUTER LEAD 4 は半導体素子3の下部にも立設されている。パッケージ本体5の基板1の裏面から基盤目状に一定のピッチで、金属ピンよりなる OUTER LEAD 4 が全面にわたって突出しており(「実施例」の欄、2頁左下欄5ないし12行。なお、「基盤目状」は、「碁盤目状」の誤記と認められる。)

(キ) 「ベース1には、第1図にはメタライズ層(配線層)6がメッキ、蒸着などにより設けられており、このメタライズ層6と半導体素子3のパッド(図示せず)とを、コネクタワイヤ7により、第1図に示すように、超音波ボンディングなどの方法によりボンディングし、上記メタライズ層6と、OUTER LEAD 4 とを、ベース1に穿設されたスルホールを介して電氣的に接続している。

OUTER LEAD 4 は、ベース1に融点の高い半田により、半田付される。」(「実施例」の欄、2頁左下欄16行ないし右下欄5行)

(ク) 「ベース1上に、ダム8を・・・接合し、このダム8により区画されたエリア内にSi系ゲル材料をポッティングし、加熱硬化させ、得られたSi系ゲル9により、半導体素子3とコネクタワイヤボンディング部などを被覆する。」(「実施例」の欄、2頁右下欄9ないし14行)

(ケ) 「第3図は、本発明におけるワイヤボンディングおよびピン間の配線の要部平面図で、第3図に示すように、半導体素子3のボンディングパッド11とメタライズ層9とをコネクタワイヤ7によりボンディングす

るが、本発明では配線基板 1 のメタライズ層（配線）9 をボンディングリードとして利用すると、ピン間に引きまわすコネクタワイヤの本数が少なくでき、その配線が楽になる。」（「実施例」の欄、3 頁右下欄 1 ないし 8 行。なお、「メタライズ層 9」、「メタライズ層（配線）9」は、「メタライズ層 6」、「メタライズ層（配線）6」の誤記と認められる。）

(コ) 「アウターリードを、従来のごとく、チップの周辺下部に垂設するという制限を取り払い、全面に一定のピッチで基盤目状に配列し、それらアウターリードの上部にチップを搭載するようにしたので、チップは大きなサイズであっても搭載可能である。」（「効果」の欄、3 頁右下欄 10 ないし 15 行。なお、「基盤目状」は、「基盤目状」の誤記と認められる。）

(カ) 「上記のようにアウターリードをベース全面にわたり多数垂設しているので、多ピン化が可能である。」（「効果」の欄、4 頁左上欄 3 ないし 5 行）

(キ) 「以上の説明では主として本発明者によってなされた発明をプラグインパッケージに適用した例を示したが、他のパッケージなどにも適用できる。」（「産業上の利用分野」の欄、4 頁右上欄 18 ないし 20 行）

(ク) 引用刊行物 1 には、図面（第 1 図、第 2 図、第 3 図）が示されている。

イ 引用刊行物 1 発明の技術的意義

前記アの引用刊行物 1 の記載によれば、引用刊行物 1 に記載された発明は、半導体素子を搭載するベース（基板）1 にアウターリード 4（リードピン）を立設した半導体装置（プラグインパッケージ）において、大チップ搭載可能とし、ピン数の増加（多ピン化）を可能とし、配線の引き回しを容易にし、パッケージサイズを小型化するという課題を解決するために、アウターリード 4 を基板全面に設け、搭載される半導体素子の下部にもアウターリード 4 が立設された構成とした発明であり、アウターリード 4 の配置に技術的な特徴を有するものである。そして、引用刊行物 1 の記載に

基づいて、アウターリード4が立設される前の状態の半導体素子搭載用基板を認定することができるものと認められ、審決は、引用刊行物1発明として、アウターリード4が立設される前の状態の半導体素子搭載用基板を認定したものと認められる。

(2) アウターリード4に接続する端子の存否について

引用刊行物1発明において、メタライズ層6は、アウターリード4に接続する端子を備えているものと認められる。その理由は、以下のとおりである。

ア 引用刊行物1に基づく認定

引用刊行物1には、スルホールに関連して、「上記メタライズ層6と、アウターリード4とを、ベース1に穿設されたスルホールを介して電氣的に接続している。」(2頁右下欄1ないし3行)と記載されており、第1図には、ベース(基板)1にメタライズ層(配線層)6が設けられるとともに、ベース1を貫通するスルホールにアウターリード4(リードピン)が立設された状態が図示されていることから、少なくとも、スルホールにはアウターリード4が立設され、メタライズ層6とアウターリード4とが電氣的に接続されることが理解できる。しかし、引用刊行物1(図面を含む)には、メタライズ層6とアウターリード4との電氣的接続の態様やスルホールの構造は、具体的には明示されていない。

前記(1)イのとおり、引用刊行物1の特許請求の範囲に記載された発明は、半導体装置(プラグインパッケージ)におけるピン数の増加や小型化等の課題を解決するために、アウターリード4(リードピン)を基板全面に設け、搭載される半導体素子の下部にもアウターリード4が立設された構成としたものであり、アウターリード4の配置に技術的な特徴を有するものであって、その技術的意義に照らすと、メタライズ層6とアウターリード4との電氣的接続の態様やスルホールの構造は、発明の構成や作用効果に直接影響するものではないから、引用刊行物1においてそれらは特に限定

されていないものと解される。

そうすると、引用刊行物1発明は、原告主張のようにスルホール表面にめっき等で導電層が形成されているものと特定することはできず、メタライズ層6とアウターリード4との電氣的接続の態様やスルホールの構造は、限定されていないものと解される。そして、メタライズ層6とアウターリード4との電氣的接続の態様が間接的か直接的かにかかわらず、メタライズ層6は、アウターリード4に電氣的に接続されるから、メタライズ層6は、アウターリード4に電氣的に接続される部位として、端子を備えるものと認められる。

したがって、引用刊行物1発明に係る基板において、メタライズ層6は、アウターリード4に接続する端子を備えているものと認められる。

イ 原告の主張に対し

原告は、引用刊行物1の「上記メタライズ層6と、アウターリード4とを、ベース1に穿設されたスルホールを介して電氣的に接続している。」(甲1, 2頁右下欄1ないし3行)との記載からすると、メタライズ層6とアウターリード4とは、ベース1に穿設されたスルホールを介して、すなわち、スルホールを間において、間接的に電氣的に接続されているものと解されること、ガラスエポキシ基板を用いたPGA半導体素子搭載用基板の技術分野において、スルホール表面にめっき等の導電層が形成され、ガラスエポキシ基板の表面に設けられた配線(メタライズ層)とリードピン(アウターリード)が、スルホール表面に形成された導電層を介して電氣的に接続することは、周知の技術であること(甲46ないし49)から、アウターリード4が挿入されていない基板において、スルホール表面に形成されためっき等の導電層が、アウターリード4が挿入されて外部と接続する端子に該当するとした上、メタライズ層6は、アウターリード4に接続する端子を備えていないと主張する。しかし、原告の上記主張は、

以下のとおり，採用することができない。

(ア) 引用刊行物 1 には，メタライズ層 6 とアウターリード 4 とが，スルホールを間において間接的に電氣的に接続されているという記載はなく，スルホール表面にめっき等で導電層が形成されているという記載もない。

引用刊行物 1 には，「上記メタライズ層 6 と，アウターリード 4 とを，ベース 1 に穿設されたスルーホールを介して電氣的に接続している。」

(甲 1，2 頁右下欄 1 ないし 3 行)との記載があるが，その記載の文言，引用刊行物 1 のその余の部分の記載，及び引用刊行物 1 発明の技術的意義に照らすならば，上記の記載(甲 1，2 頁右下欄 1 ないし 3 行)により，メタライズ層 6 とアウターリード 4 の接続について，スルホールが導電性を有することにより電氣的に接続されているものと限定して解することはできない。

(イ) a また，リードピンが立設される半導体素子搭載用基板として，スルホールにあらかじめめっき等で導電層が形成された基板を用いることは，以下の優先権基準日前に発行された複数の公開公報の記載によれば，周知であったものと認められる。

特開平 5 - 2 1 6 2 1 号公報(発明の名称：半導体装置のパッケージ基板，甲 4 7)

「本発明は，PGA など，IC チップ等を実装する半導体装置のパッケージ基板に関するものである。」(【0001】)

「・・・また基板 1 の数カ所には表裏に貫通するスルーホール 1 2 を設けてその内周にスルーホールメッキ 1 2 a が形成してある。」(【0008】)

特開平 5 - 2 1 6 3 4 号公報(発明の名称：半導体装置，甲 4 8)

「本発明は，PGA や QFP など，IC チップ等を実装した半導体装置に関するものである。」(【0001】)

「・・・図3の例では，基板1にスルーホール11を設けてスルーホール11内のスルーホールメッキ11aを回路3に導通させ，スルーホール11内に端子ピン12を差し込んで取り付けである。・・・」(【0002】)

特開平5 - 21646号公報(発明の名称：半導体装置，甲49)

「本発明は，PGAなど，ICチップ等を実装するパッケージとして用いられる半導体装置に関するものである。」(【0001】)

「・・・また基板1の数カ所に表裏に貫通するスルーホール11を設けてその内周にスルーホールメッキ11aが形成してある。」(【0008】)

- b 他方，リードピンが立設される半導体素子搭載用基板として，スルーホールにあらかじめめっき等で導電層が形成されていない基板を用いることも，以下の優先権基準日前に発行された複数の公開公報の記載によれば，周知であったものと認められる。

特開昭63 - 253657号公報(発明の名称：半導体装置，乙13)

「本発明は，安価で気密封止が可能な半導体装置に関する。」(1頁左下欄14ないし15行)

「この気密封止型半導体装置はピングリッドアレイ(PGA)と呼ばれるもので・・・」(1頁左下欄20行ないし右下欄1行)

「本発明においては，穴開き絶縁基板を使用し，配線層と外部とを連絡する導電媒体として，表面に金めつき層を有する金属製のピンを穴開き絶縁基板の貫通孔内に挿入し，その内部で金口ウにより固着してある。・・・」(2頁右下欄2ないし6行)

特開昭63 - 253658号公報(発明の名称：半導体装置，乙14)

「本発明は、安価で気密封止が可能な半導体装置に関する。」(1
頁左下欄14ないし15行)

「この気密封止型半導体装置はピングリッドアレイ(PGA)と
呼ばれるもので・・・」(1頁左下欄20行ないし右下欄1行)

「本発明においては、穴開き絶縁基板を使用し、配線層と外部と
を連絡する導電媒体として、金属製のピンを穴開き絶縁基板の貫通
孔内に挿入し、その内部で銀ロウにより固着してある・・・」(2
頁右下欄2ないし5行)

特開平6-140462号公報(発明の名称:半導体装置のパッ
ケージ,甲21,乙15)

「本発明は、半導体装置のパッケージに関し、特に絶縁フィルム
上に半導体チップを搭載するTAB(Tape Automated Bonding)型パッケージに関する。」(【0001】)

「次に、スルーホール3を形成したTABフィルム1の裏面から
露出した配線の部分に、金等の導電ピンを熱圧着等の手段例えば、
予備半田された導電ピン5aを熱圧で接合する方法で接続し、TAB
フィルム1と垂直方向に立てて接続し、TABフィルム1より1
mm程度の長さで突出させ切断する。次に、スルーホール3に樹脂
6aをポッティングし、導電ピン5aを固定し、これを外部端子と
する。」(【0020】)

- c 上記a, bのとおり、スルホールにめっき等で導電層が形成された
基板を用いることも、導電層が形成されていない基板を用いることも
周知であった。そうすると、スルホールにめっき等で導電層が形成さ
れた基板を用いることが周知であったことから、直ちに、引用刊行物
1発明においても、スルホールにめっき等で導電層が形成されていた
ということとはできない。

(ウ) なお、乙13、14には、金ろう、銀ろうを用いることが記載されており、甲54(「電子材料のはんだ付技術」大澤直、昭和63年(1988年)10月1日第4版発行)の図5.1には、金ろうの溶融温度は650以上、銀ろうの溶融温度は600以上であることが記載されているところ、原告は、乙13、14に記載された技術事項は、耐熱性の問題から、有機基板には適用不能であると主張する。

しかし、乙22(「エレクトロニクスのはんだ付け」はんだ付技術編集委員会編、昭和51年1月20日第1版発行)には、(融点が)「通常450以上になると、硬ろうといい、それ以下の温度のものを、はんだとよんでいる」(177頁5ないし6行)と記載され、甲54には、「融点が450以下のろうを『はんだ』(solder)と呼んでいる。」と記載され、その図5.1には、はんだに属する複数のろう材の構成金属と溶融温度が示されていることから、ろう材の中で、融点が450以下のものは「はんだ」と呼ばれており、その構成金属や溶融温度も優先権基準日前に周知であったものと認められる。そうすると、貫通孔内に金属製のピンを挿入し、ろう材を用いて固定することが知られていれば、基板の耐熱性を考慮してろう材を選択し、基板が有機基板の場合に、融点の低いろう材であるはんだを用いることは、単なる設計的事項であり、当業者であれば容易に行い得たものと推認される。したがって、乙13、14も参酌して、スルホールにめっき等で導電層が形成されていない基板を用いることが公知であったと認定することに誤りはないと解される。

(3) アウターリード4に接続する端子の露出の有無について

引用刊行物1発明において、アウターリード4に接続する端子は、ベース1の半導体素子3が搭載される面の裏面にスルホールを介して露出しているものと認められる。その理由は、以下のとおりである。

ア 引用刊行物1に基づく認定

引用刊行物 1 には、「基板 1 には第 1 図および第 2 図に示すようにその垂直方向に多数の OUTER リード 4 が立設されている。本発明では、これら図に示すように、OUTER リード 4 は半導体素子 3 の下部にも立設されている。パッケージ本体 5 の基板 1 の裏面から基盤目状に一定のピッチで、金属ピンよりなる OUTER リード 4 が全面にわたって突出しており（2 頁左下欄 5 ないし 12 行。なお、「基盤目状」は、「碲盤目状」の誤記と認められる。）と記載されており、第 1 図及び第 2 図を参照すると、OUTER リード 4 は、半導体素子 3 の搭載領域及びその外側の Si 系ゲル 9 により被覆される領域に立設されていることが認識できる。

また、引用刊行物 1 には、「ベース 1 には、第 1 図にはメタライズ層（配線層）6 がメッキ、蒸着などにより設けられており、・・・上記メタライズ層 6 と、OUTER リード 4 とを、ベース 1 に穿設されたスルホールを介して電氣的に接続している。」（2 頁左下欄 16 行ないし右下欄 3 行）と記載されていることから、メタライズ層 6 は、ベース 1 上に形成され、OUTER リード 4 と電氣的に接続されていることが認められ、更に第 1 図及び第 3 図を参照すると、メタライズ層 6 の OUTER リード 4 との接続部、すなわち端子は、半導体素子 3 の搭載領域及びその外側の Si 系ゲル 9 により被覆される領域のメタライズ層 6 の下面側にあり、スルホールに立設された OUTER リード 4 に接続されていることが認められるから、メタライズ層 6 の OUTER リード 4 との接続部である端子は、OUTER リード 4 が立設される前の状態においては、ベース 1 の半導体素子 3 が搭載される面の裏面に、スルホールを介して露出しているものと認められる。

したがって、OUTER リード 4 に接続する端子は、ベース 1 の半導体素子 3 が搭載される面の裏面にスルホールを介して露出しているものと認められ、また、スルホールは、半導体素子 3 を搭載する面側が、OUTER リード 4 に接続する端子によって覆われていると認められる。

イ 原告の主張に対し

(ア) 製造工程について

a 原告は、引用刊行物 1 には、「アウターリード 4 は、ベース 1 に融点の高い半田により、半田付される。」(甲 1, 2 頁右下欄 4 ないし 5 行)と記載されているが、引用刊行物 1 はベース 1 がガラスエポキシ基板であるので、アウターリード 4 をベース 1 に直接はんだ付けすることはできず、そのため、引用刊行物 1 発明において、導電層をガラスエポキシ基板下部表面にも形成し、この導電層にアウターリードがはんだ付けされると主張する。しかし、以下のとおり、原告の上記主張は、採用することができない。

すなわち、引用刊行物 1 には、アウターリード 4 をベース 1 に電氣的に接続することや、ガラスエポキシ基板下部表面に導電層を形成することは、記載されていない。他方、前記(2)イ(イ) b, (ウ)のとおり、乙 1 3 ないし 1 5 によれば、基板に設けた穴にリードピンをはんだ等により固定することは公知であったことが認められる。そうすると、引用刊行物 1 の上記記載(甲 1, 2 頁右下欄 4 ないし 5 行)は、アウターリード 4 をベース 1 に固定することを主な目的とするものと解するのが自然であり、導電層をガラスエポキシ基板下部表面にも形成することが記載されているとはいえない。

b また、原告は、「引用刊行物 1 発明に係る P G A 基板は、ベース 1 に穴加工を施し、更にベース 1 表面にレジストを形成した後、穴内面及びベース 1 の露出した部分にメッキ、蒸着等で導電層、メタライズ層 6 を形成する工程で製造されると解され、この場合、穴の開口部上面を覆うようにメタライズ層 6 を形成することはできない。」、「仮に、審決の認定どおりであるとすれば、引用刊行物 1 に記載された基板は、ベース 1 の一面に A 1 をメッキ又は蒸着してメタライズ層を形成し、

メタライズ層を貫通することなくベース1のみに穴加工を施し、このメタライズ層に当接するようにアウターリード4を、形成された穴に打ち込んで製造することになるが、メタライズ層は数 μm の薄さであって脆弱なものであるから、このような方法で基板を製造することは、通常はあり得ない。」などと主張する。しかし、以下のとおり、原告の上記主張は、採用することができない。

すなわち、引用刊行物1には、メタライズ層6やスルホールの製造方法は特定されておらず、特定の製造方法や工程を前提とした原告の主張は、採用することができない。また、基板に導電層を形成した後、導電層に達する穴を形成する技術は、以下の優先権主張日前に発行された複数の公開公報の記載によれば周知であったと認められるから、穴の開口部上面を覆うようにメタライズ層6を形成することは可能と解される。メタライズ層が数 μm の薄さであるという限定は、引用刊行物1にはないし、以下の、には、導電層の厚さが $10\mu\text{m}$ 、 $18\mu\text{m}$ でも導電層に達する穴の加工が可能である旨の記載があり、導電層が相当程度に薄くても、導電層を貫通することなく導電層に達する穴を形成できることは、周知であったものと認められる。

特開平6 - 140462号公報（発明の名称：半導体装置のパッケージ、甲21、乙15）

「まず、TABフィルム1の面に金属膜を被着し、選択的にエッチングして、例えば、図1(a)に示すようなパターンで配線2aを形成する。次に、TABフィルム1に形成された配線2aの部分がTABフィルム1より露呈するように、配線形成面の反対面からフォトリソグラフィ技術で選択的にエッチングし、スルーホール3を形成する。・・・」(【0014】)

特開昭64 - 89596号公報（発明の名称：フレキシブル配線

板の製造法，乙 17)

「まず，厚さ 0.05 mm のポリイミドフィルム 1... を洗浄・乾燥後，スパッタリング装置... を用いて銅層 (厚さ 0.5 μm) 2 を設け，電気めつき法で全体の銅厚さを 10 μm とした (第 1 図 (a))。」(2 頁右上欄 1 ないし 6 行)

「次に，炭酸ガスレーザ... を照射し，銅層 2 に達する凹部... 3 を形成した (第 1 図 (b))。他の穴加工法としては，YAG レーザやエキシマレーザといったレーザ法に加え，RIE 法やイオンミリング法のようなドライエッチング法の適用も可能である。」(2 頁左下欄 6 ないし 13 行)

特開平 7 - 58165 号公報 (発明の名称：探針付き回路検査素子及びその製造方法，乙 18)

「... ポリイミド薄膜 10 の裏面 10b に，銅からなる導電性薄膜 15 (膜厚 18 μm) を形成した (図 3(a) 参照)。この導電性薄膜 15 は以下の手順で形成した。最初に... スパッタリングにより，... その後，... 電気めつき処理により銅薄膜の膜厚が 18 μm になるまで銅薄膜上に銅を析出させて導電性薄膜 15 を得た。」(【0018】)

「... 導電性薄膜 15 をエッチングした。その後，残存レジストパターン 16 をアセトン等の有機溶剤で除去し，導電性パターン 13 を得た。」(【0020】)

「次に，導電性パターン 13 の図中下方に位置する，ポリイミド薄膜 10 及びフォトリジスト層 17 の各部分に後述する微小探針 11 を埋設する貫通孔 18 (内径：30 μm) を形成した (図 3(e) 参照)。この貫通孔 18 の形成は Xec1 エキシマレーザ光 (波長 308 nm，ビーム径約 30 μm) を，各導電性パターン 13 の図中

下方に位置するフォトレジスト層17の部分に照射し，これによりフォトレジスト層17及びポリイミド膜10を順次，穿孔することにより行なった。尚，このエキシマレーザー光による穿孔の際，エキシマレーザー光の出力条件を下記の通り選定することにより，導電性パターン13のポリイミド膜10側の端面13aの損傷を防止した。・・・」(【0022】)

特開平5 - 251512号公報（発明の名称：エリアテープ上への金属バンプの形成方法，乙19）

「本実施例のエリアテープ上への金属バンプの形成方法は，先ず図1に示す工程でエリアテープを作成する。この工程は，先ず図1(a)の如くポリイミド等の誘電体フィルムよりなる基材10の一方の面にフラッシュメッキ11を施す。・・・」(【0009】)

「次いで図1(e)の如くフラッシュメッキ11が露出している部分に銅メッキして金属配線14を形成し，他方の面は基体10をエッチングしてビアホール15を形成する。・・・」(【0010】)

c 原告は，有機基板にアルミニウムのめっきを施すことは難しく，蒸着でアルミニウムのメタライズ層を設けた場合，厚みが薄くなるどころ，アルミニウムは，その融点が銅などに比べて低く，レーザーの熱に耐えられないから，メタライズ層形成後に穴加工を行って穴の開口部上面を覆うようにメタライズ層を形成することは不可能であると主張する。

しかし，引用刊行物1には，メタライズ層6の材質に関連して，「上記メタライズ層6は，例えばAlより構成される。」(2頁右下欄6ないし7行)と記載されているだけなので，メタライズ層6がアルミニウムに限定されることはなく，また，仮にメタライズ層6がアルミニウムであったとしても，以下の公開公報の記載によれば，優先権基準

日以前においても，ガラスエポキシ基板やポリイミドフィルム基板にアルミニウム膜が蒸着により形成され，又はアルミニウム箔膜の回路配線パターンが設けられている場合に，数値制御切削加工機，レーザーエッチング又は湿式エッチング法を用いて，基板への開孔を形成することができ，そのことは公知であったことが認められるから，原告の上記主張は，採用することができない。

特開平4 - 25039号公報（発明の名称：キャリアテープおよび半導体装置の組立法，乙23）

「有機絶縁フィルム（A）は，厚さ10～130 μ mのポリイミド，PET，ガラスエポキシのフィルムが好ましく，特にポリイミドフィルムは，・・・回路基盤として最適である。

導電性箔（B）としては，厚さ10～80 μ mの電解銅または圧延銅箔が好ましいが，蒸着，無電解メッキ等の方法で形成された銅，アルミニウム，金薄膜であってもよい。」（3頁左上欄9ないし18行）

「または有機絶縁フィルム（A）に蒸着，無電解メッキ等の方法で形成された導電性箔（B）構造の第6図（イ）に示すテープを」（3頁右上欄8ないし11行）

「デバイスホール（8）の開孔及び固定支持体（5）の形成法としては例えば数値制御切削加工機，レーザーエッチング又は湿式エッチング法等が挙げられる。数値制御切削加工機を用いる場合には・・・目的を達することができる。レーザーエッチングの場合には例えば照射時間を変える等の手法により同様に目的を達することができる。又湿式エッチング法の場合には・・・目的を達することができる。」（3頁右上欄17行ないし3頁左下欄11行）

特開平4 - 139735号公報（発明の名称：IC搭載用可撓性

回路基板及びその製造法，乙 2 4)

「第 1 図に於いて，1 1 は，ポリイミド，ポリエステル，ガラスエポキシ等の絶縁シート材からなる絶縁基材で，その一面に銅箔，アルミ箔等の金属箔膜からなる回路配線パターン 1 2 が設けてある。」(2 頁左下欄 1 1 ないし 1 5 行)

「絶縁基材 1 1 のマスクメタルパターン 1 6 側にエキシマレーザ A によるフォトアブレーション加工が施され」(2 頁右下欄 1 2 ないし 1 4 行)

「次にエキシマレーザ B によるフォトアブレーションにより前記中間孔 1 8 の部位に穿孔 1 5 と，その周囲に中間孔 1 8 の深さに相当する IC 搭載用陥部 1 0 とを穿設する。」(3 頁左上欄 1 ないし 4 行)

(イ) 引用刊行物 1 の第 1 図について

原告は，引用刊行物 1 の第 1 図に基づいて，メタライズ層 6 がベース 1 の半導体素子 3 が搭載される面の裏面に露出していると認定することはできず，審決が，引用刊行物 1 の第 1 図，第 2 図のみから，「スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているとともに，アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している」とした認定は誤りであると主張する。しかし，以下の理由により，原告の上記主張は，採用することができない。

すなわち，これまで述べたとおり，引用刊行物 1 の第 1 図，第 2 図のみではなく，その余の記載と図面も併せて参照することにより，引用刊行物 1 発明において，メタライズ層 6 は，アウターリード 4 に接続する端子を備えていること，アウターリード 4 に接続する端子は，ベース 1 の半導体素子 3 が搭載される面の裏面に露出していることが認められる

ものであり、審決も、引用刊行物 1 の第 1 図、第 2 図のみではなく、その余の記載と図面を総合することにより、引用刊行物 1 発明を認定したものである（審決第 5 . [2 - 2] 2 . 2 - 2 . , 2 - 3 . ）。

(4) 小括

したがって、審決が、引用刊行物 1 発明について、「・・・メタライズ層 6 は・・・アウターリード 4 に接続する端子とを配線の一部とした配線パターンを備え、・・・アウターリード 4 に接続する端子の形成される箇所ベース 1 にこの端子に達するスルホールが穿設され、スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているとともに、アウターリード 4 に接続する端子がベース 1 の半導体素子 3 が搭載される面の裏面に露出している」とした認定に誤りはない。また、上記認定を前提として、本件発明 6 と引用刊行物 1 発明は、「上記配線は、・・・外部接続端子とを上記絶縁性支持体上に形成される配線の一部とした配線パターンを備え、上記外部接続端子は上記配線の上記絶縁性支持体側の面に備えられ、・・・上記外部接続端子の形成される箇所の上記絶縁性支持体に、上記外部接続端子に達する開口部が設けられ、上記開口部の半導体素子を搭載する面側は、上記外部接続端子で覆われており」で一致するとした審決の認定に誤りはない。

2 一致点の認定の誤り及び相違点の看過（取消事由 2 ）について

審決が、引用刊行物 1 発明の「アウターリード 4 に接続する端子」、「スルホール」が、それぞれ本件発明 6 の「外部接続端子」、「開口部」に該当するとして、本件発明 6 と引用刊行物 1 発明が、外部接続端子、開口部を備える点で一致するとした認定に誤りはない。その理由は、以下のとおりである。

(1) 本件発明 6 の外部接続端子及び開口部の構成・機能

ア 構成

(ア) 訂正明細書の特許請求の範囲の請求項 6 には、外部接続端子及び開口部について、次のとおりの記載がある。

- a 「上記配線は、ワイヤボンディング端子と、外部接続端子とを上記絶縁性支持体上に形成される配線の一部とした配線パターンを備え」
 - b 「上記外部接続端子は上記配線の上記絶縁性支持体側の面に備えられ」
 - c 「上記外部接続端子の形成される箇所の上記絶縁性支持体に、上記外部接続端子に達する開口部が設けられ、上記開口部の半導体素子を搭載する面側は、上記外部接続端子で覆われており」
 - d 「上記開口部の側壁に上記絶縁性支持体が露出しており」
 - e 「上記外部接続端子は上記半導体素子搭載領域に設けられ」
- (イ) 前記(ア) の請求項 6 の記載から、本件発明 6 の外部接続端子は、次の構成を備えたものであると認められる。

外部接続端子は、絶縁性支持体上に形成される配線の一部であり、配線の絶縁性支持体側の面に設けられている（前記(ア) a , b)

外部接続端子は、半導体素子搭載領域に設けられている（前記(ア) e)

外部接続端子は、絶縁性支持体に設けられた開口部の半導体素子を搭載する面側を覆う（前記(ア) c)

また、開口部は、絶縁性支持体に設けられており、開口部の半導体素子を搭載する面側は、上記外部接続端子で覆われているから（前記(ア) c)、開口部は絶縁性支持体を貫通しているものと認められる。そうすると、前記(ア) の請求項 6 の記載から、本件発明 6 の開口部は、次の構成を備えたものであると認められる。

開口部は、絶縁性支持体を貫通し、半導体素子を搭載する面側は、外部接続端子で覆われている（前記(ア) c)

開口部の側壁には、絶縁性支持体が露出している（前記(ア) d)

イ 外部接続端子の機能

訂正明細書の発明の詳細な説明の「発明の開示」の欄には、「本発明の半導体パッケージにおいては、配線は1層の配線においてその配線の片面が半導体チップと接続する第1の接続機能を持ち、その配線の反対面が外部の配線と接続する第2の接続機能をもつように構成されている。〔【0035】〕、「外部の配線と接続する外部接続端子は、例えばはんだバンプ、金バンプ等が好的に使用できる。」〔【0036】〕と記載されていることから、本件発明6の外部接続端子は、半導体素子と外部の配線とを接続する接続機能を有するものであり、開口部に、はんだボール、はんだバンプ等（以下、「はんだボール」という。）が配置されることにより、外部の配線と接続されるものであることが認められる。そして、前記ア(イ)のとおり、開口部の側壁に絶縁性支持体が露出していることからすると、本件発明6は、開口部にはんだボールを配置する前の状態の半導体素子搭載用基板を特定したものと認められる。

(2) 引用刊行物1発明のアウトリード4に接続する端子及びスルホールの構成・機能

ア 構成

(ア) 前記1のとおり、審決による引用刊行物1発明の認定に誤りはない。引用刊行物1発明は、次の構成を備える。

- a 「ベース1の半導体素子3を搭載する面側だけに、メタライズ層6からなる複数の配線が設けられ、メタライズ層6は・・・アウトリード4に接続する端子・・・を配線の一部とした配線パターンを備え」
- b 「アウトリード4に接続する端子は半導体素子3の搭載領域及びその外側のSi系ゲル9により被覆される領域のメタライズ層6の下面に設けられ」
- c 「アウトリード4に接続する端子の形成される箇所のベース1にこの端子に達するスルホールが穿設され、スルホールの半導体素子3

を搭載する面側がメタライズ層 6 で覆われている」

(イ) 前記(ア) b のとおり、アウターリード 4 に接続する端子はメタライズ層 6 の下面に設けられ、前記(ア) c のとおり、アウターリード 4 に接続する端子の形成される箇所のベース 1 にこの端子に達するスルホールが穿設され、スルホールの半導体素子 3 を搭載する面側がメタライズ層 6 で覆われているから、アウターリード 4 に接続する端子は、ベース 1 に穿設されたスルホールの半導体素子 3 を搭載する面側を覆うものと認められる。そうすると、前記(ア)の引用刊行物 1 発明の構成から、アウターリード 4 に接続する端子及びスルホールは、次の構成を備えたものであると認められる。

アウターリード 4 に接続する端子は、ベース 1 上に形成されるメタライズ層 6 からなる配線の一部であり、メタライズ層 6 の下面に設けられている(前記(ア) a , b)

アウターリード 4 に接続する端子は、半導体素子 3 の搭載領域に設けられている(前記(ア) b)

アウターリード 4 に接続する端子は、ベース 1 に穿設されたスルホールの半導体素子 3 を搭載する面側を覆う(前記(ア) b , c)

また、スルホールは、ベース 1 に穿設されており、スルホールの半導体素子 3 を搭載する面側は、アウターリード 4 に接続する端子で覆われているから(上記)、スルホールはベース 1 を貫通しているものと認められる。そうすると、前記(ア)の引用刊行物 1 発明の構成から、引用刊行物 1 発明のスルホールは、次の構成を備えたものであると認められる。

スルホールは、ベース 1 を貫通し、半導体素子 3 を搭載する面側は、アウターリード 4 に接続する端子で覆われている。

イ アウターリード 4 に接続する端子の機能

引用刊行物 1 には、「ベース 1 には、第 1 図にはメタライズ層(配線層)

6がメッキ，蒸着などにより設けられており，このメタライズ層6と半導体素子3のパッド（図示せず）とを，コネクタワイヤ7により，第1図に示すように，超音波ボンディングなどの方法によりボンディングし，上記メタライズ層6と，アウターリード4とを，ベース1に穿設されたスルホールを介して電氣的に接続している。」（「実施例」の欄，2頁左下欄16行ないし右下欄3行）との記載があり，引用刊行物1のその余の記載も考慮すると，引用刊行物1発明のアウターリード4に接続する端子は，半導体素子と外部の配線とを接続する接続機能を有するものであり，スルホールにアウターリード4を立設することにより，外部の配線と接続されるものであることが認められる。

(3) 本件発明6の外部接続端子及び開口部と引用刊行物1発明のアウターリード4に接続する端子及びスルホールの対比

ア 本件発明6と引用刊行物1発明を対比すると，本件発明6の「ベース」，「メタライズ層」は，引用刊行物1発明の「絶縁性支持体」，「配線」に該当し，また，本件発明6では，配線は絶縁性支持体上に形成されるから（前記(1)ア(ア) a），配線の絶縁性支持体側の面（前記(1)ア(イ)）とは，配線の下部を意味すると認められる。このような認定を前提として，本件発明6の外部接続端子及び開口部と引用刊行物1発明のアウターリードに接続する端子及びスルホールの構成を対比すると，前記(2)ア(イ) ないし の引用刊行物1発明のアウターリード4に接続する端子の構成は，前記(1)ア(イ) ないし の本件発明6の外部接続端子の構成と一致し，前記(2)ア(イ) の引用刊行物1発明のスルホールの構成は，前記(1)ア(イ) の本件発明6の開口部の構成と一致する。

さらに，本件発明6の外部接続端子と引用刊行物1発明のアウターリード4に接続する端子は，半導体素子と外部の配線とを接続する接続機能を有する点で，一致する（前記(1)イ，(2)イ）。

イ そうすると、審決が、引用刊行物 1 発明のアウトーリードに接続する端子、スルホールが、それぞれ本件発明 6 の外部接続端子、開口部に該当するとして、本件発明 6 と引用刊行物 1 発明が、外部接続端子、開口部を備える点で一致するとした認定に誤りはない。

(4) 原告の主張に対し

原告は、「本件発明 6 は、BGA用の半導体素子搭載用フレキシブル基板であり、本件発明 6 の外部接続端子は、はんだボールに接続するものであるのに対し、引用刊行物 1 発明のアウトーリード 4 に接続する端子は、はんだボールに接続するものではないから、引用刊行物 1 発明のアウトーリード 4 に接続する端子は、本件発明 6 の外部接続端子に該当しない」旨主張し、また、「本件発明 6 の開口部は、はんだボールが配置され、溶融されるものであり、外部接続端子で覆われていて、ポリイミドフィルムに設けられたものであるから、アウトーリードを挿入する使い方はできないのに対し、引用刊行物 1 発明のスルホールは、アウトーリードを挿入するものであるから、引用刊行物 1 発明のスルホールは本件発明 6 の開口部に該当しない」旨主張する。

しかし、原告の上記主張は、以下の理由により、いずれも採用することができない。

すなわち、訂正明細書の特許請求の範囲の請求項 6 の記載に基づいて認められる本件発明 6 の外部接続端子、開口部の構成は、前記(1)アのとおりである。それらの構成は、開口部の側壁に絶縁性支持体が露出していることからすると、開口部にはんだボールを配置する前の状態の半導体素子搭載用基板を特定したものと認められ、その内容に照らし、BGA基板でない場合(PGA基板等である場合)、フレキシブル基板でない場合、又ははんだボールを用いない場合(アウトーリード等を用いる場合)にも採用され得る構成を特定したにとどまるものと認められ、BGA用の半導体素子搭載用フレキシブル基板であること、開口部にはんだボールを配置することを前提としてそれ

らに特有の構成が採用されているとは認められない。

そして、本件発明6では、絶縁性支持体がポリイミドフィルムで構成され、絶縁性支持体の開口部の側壁に上記絶縁性支持体が露出しているのに対し、引用刊行物1発明では、ベース（絶縁性支持体）がガラスエポキシで構成され、スルホール（開口部）の側壁にベースが露出しているか否かを明記していない点（相違点(ク)）、本件発明6は、BGA用の基板であるのに対して、引用刊行物1発明は、PGA用の基板である点（相違点(カ)）は、相違点として挙げられている。

したがって、審決が、引用刊行物1発明の OUTER LEAD に接続する端子、スルホールが、それぞれ本件発明6の外部接続端子、開口部に該当するとして、本件発明6と引用刊行物1発明が、外部接続端子、開口部を備える点で一致するとした認定に誤りはなく、相違点の看過もない。

上記のとおり、本件発明6は、開口部にはんだボールを配置する前の状態の半導体素子搭載用基板を特定したものと認められ、BGA基板でない場合（PGA基板等である場合）、フレキシブル基板でない場合、又ははんだボールを用いない場合（OUTER LEAD等を用いる場合）にも採用され得る構成を特定したにとどまり、BGA用の半導体素子搭載用フレキシブル基板であること、開口部にはんだボールを配置することを前提としてそれらに特有の構成が採用されているものではないから、原告の主張は、その主張自体失当であり、採用することができない。

3 相違点(ク)（絶縁性支持体の構成、開口部側壁への絶縁性支持体の露出）に係る容易想到性の判断の誤り（取消事由3）について

審決が、相違点(ク)に係る本件発明6の構成は容易に想到し得るとした判断に誤りはない。その理由は、以下のとおりである。

(1) 絶縁性支持体の構成

甲2、3、5ないし9の記載によれば、半導体素子搭載用基板において、

絶縁性支持体をポリイミド（フィルム）で構成されるフレキシブル基板とすることは、周知又は公知であったものと認められる。

他方、前記 1 (1)イのとおり、引用刊行物 1 に記載された発明は、半導体素子を搭載するベース（基板）1 にアウターリード 4（リードピン）を立設した半導体装置（プラグインパッケージ）において、大チップ搭載可能とし、ピン数の増加（多ピン化）を可能とし、配線の引き回しを容易にし、パッケージサイズを小型化するという課題を解決するために、アウターリード 4 を基板全面に設け、搭載される半導体素子の下部にもアウターリード 4 が立設された構成とした発明であり、アウターリード 4 の配置に技術的な特徴を有するものである。そして、引用刊行物 1 に記載された発明の技術的特徴であるアウターリード 4 の配置は、その技術的内容に照らして、特定の材質の絶縁性支持体（ベース）と関連性を有するわけではなく、絶縁性支持体（ベース）の材質を問うものではない。

さらに、引用刊行物 1 には、「以上の説明では主として本発明者によってなされた発明をプラグインパッケージに適用した例を示したが、他のパッケージなどにも適用できる。（4 頁右上欄 18 ないし 20 行）」と記載されており、PGA 用の基板だけでなく、他の基板に適用できることが記載されているから、引用刊行物 1 には、そこに記載された発明を、PGA 用の基板以外の、はんだボールにより外部と接続する BGA 用の基板等に適用することについて示唆があると解することができる。

したがって、引用刊行物 1 発明において、絶縁性支持体をポリイミドフィルムで構成することは、容易に想到し得たといえる。

(2) 開口部側壁への絶縁性支持体の露出について

前記 2 (4)のとおり、本件発明 6 は、開口部にはんだボールを配置する前の状態の半導体素子搭載用基板を特定したものであり、開口部の側壁に絶縁性支持体が露出している。

他方、前記 1 (2) のとおり、引用刊行物 1 発明は、原告主張のようにスルホールの表面にめっき等で導電層が形成されているものと特定することはできず、メタライズ層 6 とアウターリード 4 との電氣的接続の態様やスルホールの構造は、限定されていないものと解される。そして、引用刊行物 1 に記載された発明は、半導体素子搭載用基板の発明であるところ、この半導体素子搭載用基板とは、半導体素子の搭載に使うための基板という意味と解され、引用刊行物 1 の記載に照らしても、半導体素子を直ちに搭載できる状態の基板に限る根拠はなく、製造工程のある時点のものも含まれると解される。そうすると、仮に、引用刊行物 1 の半導体素子搭載用基板において、最終的にスルホールの側壁に導電層が形成されるとしても、その製造過程においては、スルホールにベースが露出した状態の半導体素子搭載用基板が存在し、それをもって、引用刊行物 1 に記載された半導体素子搭載用基板の発明といえることができる。

したがって、相違点(ク)のうち、本件発明 6 では、絶縁性支持体の開口部の側壁に絶縁性支持体が露出しているのに対し、引用刊行物 1 発明ではスルホールの側壁にベースが露出しているか否かを明記していない点は、実質的な相違点でないといえることができ、審決は、同旨の結論を採る点において誤りがあるとはいえない。

(3) 小括

以上によれば、審決が、相違点(ク)に係る本件発明 6 の構成が容易に想到し得るとした判断に誤りはない。

4 相違点(サ)(B G A 用の基板と P G A 用の基板の相違) に係る容易想到性の判断の誤り (取消事由 4) について

審決が、相違点(サ)に係る本件発明 6 の構成は容易に想到し得るとした判断に誤りはない。その理由は、以下のとおりである。

(1) 引用刊行物 1 発明を B G A 用の基板に適用することの容易想到性の有無

ア 引用刊行物 1 発明に使用されているようなピン（アウターリード）を，本件発明 6 に使用されているようなはんだボールと置き換えることは，以下の優先権基準日前に発行された複数の文献の記載によれば，周知であったものと認められる。

特開平 6 - 1 4 0 4 6 2 号公報（発明の名称：半導体装置のパッケージ，甲 2 1，乙 1 5）

「図 3 は図 1 の T A B 型パッケージを適用した他の例を示す半導体装置の部分破断側面図である。この実施例のパッケージでは，・・・外部端子を形成するバンプの代わりに・・・導電ピン・・・を用いている。」（【 0 0 1 8 】）

特開平 6 - 2 1 1 7 3 号公報（発明の名称：試験専用接点を有する半導体デバイスの製造方法，甲 2 2〔審判周知資料 1〕）

「・・・外部接点は，導電ピン，ハンダボール・・・などいくつかある形態の内の 1 つをとることができる。・・・」（【 0 0 0 2 】）

特開平 6 - 2 5 2 2 8 6 号公報（発明の名称：チップキャリア，甲 2 3〔審判周知資料 2〕）

「・・・近年は端子ピンに替えて，・・・半田バンプ（2）を用い，半導体装置とマザーボードに間隔を保持する方法が多用されている。（【 0 0 0 3 】）

特開平 6 - 3 2 6 2 1 1 号公報（発明の名称：半導体パッケージと回路基板およびそれを用いた電子機器，甲 2 4〔審判周知資料 3〕）

「・・・半導体パッケージの接続端子として・・・はんだボールの代わりに，バッド接続用ピン 9 をはんだで接続した点である。・・・」（【 0 0 1 3 】）

特開平 4 - 6 2 8 6 5 号公報（発明の名称：半導体装置及びその製造方法，甲 2 5〔審判周知資料 4〕）

「リードを球形状のように転動可能な形状とすることで、高さ調整が容易でモールド後の変形もなく、良好なリード平坦性が得られる。すなわち、PGA型の半導体装置を安価、かつリードを高密度に製造することが可能となる。」(3頁左上欄9ないし13行)

「日経エレクトロニクス」平成6年(1994年)2月14日号、日経BP社刊(甲26〔審判参考資料12〕)

「プラスチックPGAの基板は樹脂製であり、プリント配線基板と基本的に同じ材料である。これにLSIチップを載せ、基板の上面をモールド樹脂で覆っている。プラスチックPGAに近い組み立て技術である。」(65頁6ないし11行)

「日経エレクトロニクス」平成6年(1994年)1月3日号、日経BP社刊(甲27〔審判周知資料5〕)

「BGA(ball grid array)が米国を中心に普及し始めている・・・PGA(pin grid array)のピンがハンダボールに変更されたような形態のパッケージである。」(132頁中欄30ないし34行)

「日経マイクロデバイス」平成5年(1993年)9月1日号、日経BP社刊(甲28〔審判周知資料6〕)

「BGA(ball grid array)パッケージ・・・は本質的にはPGAパッケージと同じだが、挿入ピンの代わりに半田ボールが使われている点が違う。・・・QFPのように周りにリードを配置する代わりにボールを平面的に並べるので、リード・ピッチの微細化を強硬に押し進めなくても多ピンに対応できる」(84頁右欄23ないし31行)

「電子材料」平成6年(1994年)5月号、株式会社工業調査会刊(甲29〔審判周知資料7〕)

「P-BGAパッケージ技術と表面実装」と題する論文に、「P-PGAのピンをハンダボールに変えることにより、表面実装形パッケージと

なり，かつ実装技術も容易になるとの提案であった。」（22頁左欄下から4行目ないし2行目）と記載されている。

そして，引用刊行物1には，「他のパッケージにも適用できる」（4頁右上欄20行）と記載されており，前記3(1)のとおり，引用刊行物1には，そこに記載された発明を，PGA用の基板以外の，はんだボールにより外部と接続するBGA用の基板等に適用することについて示唆があると解することができる。

イ 原告は，メタライズ層6がアルミニウムであることを前提として，アルミニウムにはんだは付着しないとされていること，特殊なアルミニウム用はんだを使用すると煩雑な処理が必要となり，簡便に小型・高密度の半導体パッケージを製造するとの本件発明6の目的に反することから，引用刊行物1発明において，アウターリード4がメタライズ層6に直接はんだ付けされることはなく，引用刊行物1発明のアウターリード4に代えてはんだボールを使用することには阻害要因があると主張する。

しかし，前記1(3)イ(ア) cのとおり，引用刊行物1発明のメタライズ層6は，アルミニウムに限定されるものではないから，原告の上記主張の前提及びその前提に基づくその余の主張は，いずれも採用することができない。

ウ そうすると，引用刊行物発明1をBGA用の基板に適用することは，当業者が容易に想到し得たものと認められる。

したがって，審決が，相違点(サ)に係る本件発明6の構成は容易に想到し得るとした判断に誤りはない。

(2) 審決の説示について

審決は，「被請求人は，平成22年1月21日付け意見書及び平成21年7月13日付け意見書において，引用刊行物1発明をBGA用の基板に適用することは当業者が容易に想到し得たものではない旨を主張しているが，上

記『相違点(イ)について』の項で述べたとおり、絶縁性支持体としてポリイミド(フィルム)で構成されるフレキシブル基板を選択することが、当業者が適宜選択し得る設計的事項であるから、それに伴って、引用刊行物発明(判決注「引用刊行物1発明」の誤記と認められる。)に使用されているようなピンをはんだボールに置換することも、上記周知または公知の技術に基づいて当業者が適宜なし得る設計的事項の範囲にすぎない。よって、被請求人の主張は採用できない。」と述べる。

ポリイミドフィルムで構成されたフレキシブル基板を採用するとの相違点(ク)(審決にいう本件訂正発明7と引用刊行物1発明の相違点(イ)と同じ)に係る本件発明6の構成の容易想到性と、ピンに換えてはんだボールを採用するとの相違点(サ)(審決にいう本件訂正発明7と引用刊行物1発明の相違点(オ)と同じ)に係る本件発明6の構成の容易想到性は、特段の関連がないことから、審決の上記説示は、相違点(ク)と相違点(サ)の双方について容易想到性を要するとしても、なお双方の相違点につき容易想到性が認められ、本件発明6が容易に想到し得たことを確認的に述べたものと解される。

原告は、審決の上記説示は、本件発明6の相違点(ク)に係る構成が容易に想到し得たことを理由として、本件発明6の相違点(サ)に係る構成は容易に想到し得たと判断するものであると主張し、相違点(サ)という一つの相違点について、二段階の容易想到性の判断を経て容易想到と判断している点で誤りがあると主張する。しかし、審決の上記説示は、相違点(サ)という一つの相違点について、二段階の容易想到性の判断を経て容易想到と判断しているとは解されないから、原告の上記主張は、採用することができない。

5 結論

以上のとおり、原告主張の取消事由はいずれも理由がない。原告は、その他縷々主張するが、審決にこれを取り消すべきその他の違法もない。

よって、原告の本訴請求を棄却することとし、主文のとおり判決する。

知的財産高等裁判所第3部

裁判長裁判官

飯 村 敏 明

裁判官

中 平 健

裁判官

知 野 明