

平成 22 年 12 月 22 日判決言渡 同日原本受領 裁判所書記官

平成 19 年（行ケ）第 10059 号 審決取消請求事件

口頭弁論終結日 平成 22 年 12 月 8 日

判 決

原 告	日本パルスモーター株式会社
同訴訟代理人弁護士	平 井 昭 光
	原 井 大 介
同 弁理士	西 納 航 平
同訴訟復代理人弁理士	黒 田 博 道
被 告	株式会社ステップテクニカ
同訴訟代理人弁護士	木 下 洋 平
同 弁理士	沢 田 雅 男
	山 内 博 明

主 文

原告の請求を棄却する。

訴訟費用は原告の負担とする。

事実及び理由

第 1 請求

特許庁が無効 2006 - 80115 事件について平成 19 年 1 月 5 日にした審決を取り消す。

第 2 事案の概要

本件は、原告が、下記 1 のとおりの手続において、下記 2 の本件発明に係る被告の特許に対する原告の特許無効審判の請求について、特許庁が、同請求は成り立たないとした別紙審決書（写し）の本件審決（その理由の要旨は下記 3 のとおり）には、下記 4 のとおりの取消事由があると主張して、その取消しを求める事案である。

1 特許庁における手続の経緯

(1) 本件特許

発明の名称：「サイクリック自動通信による電子配線システム」

出願番号：特許第 2 9 9 4 5 8 9 号

出願日：平成 8 年 6 月 7 日（甲 1 8）

登録日：平成 1 1 年 1 0 月 2 2 日

特許異議申立てに対する決定日（訂正日）：平成 1 4 年 5 月 2 8 日（甲 1 9）

(2) 審判請求及び本件審決

審判請求日：平成 1 8 年 6 月 2 0 日

審決日：平成 1 9 年 1 月 5 日

審決の結論：「本件審判の請求は，成り立たない。」

原告に対する審決謄本送達日：平成 1 9 年 1 月 1 7 日

2 本件発明の要旨

本件審決が対象とした発明は，前記異議決定により訂正された請求項 1 ないし 3 に記載された発明（以下，請求項ごとに「本件発明 1 」ないし「本件発明 3 」，これらを併せて「本件発明」といい，本件特許に関する特許公報（甲 1 8）記載の図面並びに上記異議決定書（甲 1 9）添付の訂正申立書記載の請求項及び発明の詳細な説明部分を併せて「本件明細書」という。）であって，その要旨は，以下のとおりである。なお，文中の「/」は，原文における改行箇所である。

【請求項 1】 1 台の I C 化された中央装置と 1 台又は複数台の I C 化された端末装置とがデジタル通信回線を介して，相互接続されて構成され，上記中央装置から上記端末装置宛に，出力データの組み込まれたコマンドパケットを一斉にサイクリックに自動的に送信し，1 台又は複数台の端末装置の中から順次に択一的に選択される 1 台ずつの上記端末装置から上記中央装置宛に，入力データの組み込まれたレスポンスパケットを逐次にサイクリックに自動的に送信するサイクリック自動通信方式の電子配線システムであって，/ 上記中央装置は，上記出力データと上記入力デ

ータとを読み取り可能に記憶するメモリと，上記コマンドパケットの送信と上記レスポンスパケットの受信とを，プログラムによる通信制御に基づかないで，回路の駆動で制御するステートマシンとから成り，/上記メモリは， i 番目のコマンドパケットに組み込まれる i 番目の出力データを i 番目対応の出力データ記憶領域に読み取り可能に記憶し， i 番目のレスポンスパケットに組み込まれていた i 番目の入力データを i 番目対応の入力データ記憶領域に読み取り可能に記憶するメモリであり，/上記ステートマシンは， $i - 1$ 番目の端末装置宛の $i - 1$ 番目のコマンドパケットの送信が完了した直後に，又は， $i - 1$ 番目のコマンドパケットの送信が完了してから， $i - 1$ 番目のレスポンスパケットの受領期間が経過した直後に，上記メモリの i 番目対応の出力データ記憶領域から読み取られた i 番目の出力データと i 番目の端末装置アドレス符号とが組み込まれた i 番目のコマンドパケットをデジタル通信回線経由で送信し，該 i 番目のコマンドパケットの送信が完了した後に， i 番目の入力データの組み込まれた i 番目のレスポンスパケットを i 番目の端末装置からデジタル通信回線経由で受信し，該 i 番目の入力データを上記メモリの i 番目対応の入力データ記憶領域に書き込むことを特徴とし，/上記端末装置は，デジタル通信回線経由で受信した上記 i 番目のコマンドパケットに組み込まれている i 番目の端末装置アドレス符号が自己の端末装置アドレス符号として設定されている i 番目の端末装置アドレス符号と一致するときに，上記 i 番目のコマンドパケットに組み込まれている i 番目の出力データを出力ポートでのポート出力データとして出力するとともに，入力ポートからのポート入力データが i 番目の入力データとして組み込まれた上記 i 番目のレスポンスパケットをデジタル通信回線経由で送信することを特徴とし，さらに，/上記メモリの i 番目対応の出力データ記憶領域に読み取り可能に記憶されている出力データのビット群の構成と上記出力ポートから出力されるポート出力データのビット群の構成とが同一形態であり，上記メモリの i 番目対応の入力データ記憶領域に読み取り可能に記憶されている入力データのビット群の構成と上記入力ポートから入力されるポート入力データのビット群の構

成とが同一形態であり、ノ前記メモリ内のデータビット群が、前記複数の端末装置毎にメモリ領域を分割して設定したことを特徴とするサイクリック自動通信方式の電子配線システム

【請求項 2】上記メモリの i 番目対応の出力データ記憶領域からの i 番目の出力データの読み取り動作と、該 i 番目対応の出力データ記憶領域へのユーザインターフェース PC からの i 番目の出力データの書き込み動作と、該メモリの i 番目対応の入力データ記憶領域への i 番目の入力データの書き込み動作と、該 i 番目対応の入力データ記憶領域からのユーザインターフェース PC への i 番目の入力データ読み取り動作とが、それぞれ、別個独立に実行可能である請求項 1 に記載のサイクリック自動通信方式の電子配線システム

【請求項 3】前記端末装置毎に分割されたメモリ領域内のデータビット群は、送受信単位毎のフィールドに設定し、該設定されたフィールド単位で送受信するようにした請求項 2 に記載のサイクリック自動通信方式の電子配線システム

3 本件審決の理由の要旨

(1) 本件審決の理由は、要するに、本件発明は、特開昭 62 - 62643 号公報（甲 1。以下「引用例 1」という。）、特開昭 62 - 145945 号公報（甲 2。以下「引用例 2」という。）及び特開昭 58 - 116897 号公報（甲 3。以下「引用例 3」という。）に記載された各発明（以下「引用発明 1」ないし「引用発明 3」という。）並びに周知技術に基づいて、当業者が容易に発明をすることができたものということとはできないから、本件発明に係る本件特許を無効にすることはできない、というものである。

(2) なお、本件審決が認定した引用発明 1 ないし 3 は、次のとおりである。

ア 引用発明 1：1 台のセンタ側装置と、複数台の端末とが伝送路を介して、相互接続されて構成され、上記センタ側装置から端末宛に、出力データ D_oを一斉にサイクリックに自動的に送信し、複数台の端末の中から順次に択一的に選択される 1 台ずつの上記端末から上記センタ側装置宛に、入力データ D_iを逐次にサイクリ

ックに自動的に送信するサイクリック自動通信方式のデータ伝送システムであって、上記センタ側装置は、上記出力データ D_o と上記入力データ D_i とを読み取り可能に記憶する共通RAMと、上記出力データ D_o の送信と上記入力データ D_i の受信とを制御するセンタ装置とから成り、上記共通RAMは、 i 番目の出力データ D_o を i 番目対応の出力データ記憶領域に読み取り可能に記憶し、 i 番目の入力データ D_i を i 番目対応の入力データ記憶領域に読み取り可能に記憶するメモリであり、上記センタ装置は、 $i - 1$ 番目の端末宛の $i - 1$ 番目の出力データ D_o を送信した後に、上記メモリの i 番目対応の出力データ記憶領域から読み取られた i 番目の出力データ D_o を i 番目の端末アドレスを指定して伝送路経由で送信し、 i 番目の入力データ D_i を i 番目の端末から伝送路経由で受信し、該 i 番目の入力データ D_i を上記メモリの i 番目対応の入力データ記憶領域に書き込むことを特徴とし、上記端末は、伝送路経由で受信した上記 i 番目の出力データ D_o を出力ポートでのポート出力データとして出力するとともに、入力ポートから入力される i 番目の入力データ D_i を伝送路経由で送信し、さらに、上記メモリの i 番目対応の出力データ記憶領域に読み取り可能に記憶されている出力データ D_o のビット群の構成と上記出力ポートから出力されるポート出力データのビット群の構成とが同一形態であり、上記メモリの i 番目対応の入力データ記憶領域に読み取り可能に記憶されている入力データ D_i のビット群の構成と上記入力ポートから入力されるポート入力データのビット群の構成とが同一形態であり、前記メモリ内のデータビット群が、前記複数の端末毎にメモリ領域を分割して設定したサイクリック自動通信方式のデータ伝送システム

イ 引用発明2：中央処理装置と、該中央処理装置に接続された通信制御装置と、該通信制御装置に接続された複数の端末とを備えたシステムにおけるポーリング制御方式において、前記通信制御装置に、前記中央処理装置から書換え可能な局アドレステーブル、送信制御フィールドテーブル、受信制御フィールドテーブルを設け、前記通信制御装置は、前記局アドレステーブルに登録された端末に対し前記送信制

御フィールドテーブルに格納された送信制御フィールドを使用してポーリングを行い、送信フレームの送出後にレスポンスフレームの受信確認待ちとなり、該ポーリングにより送信権を与えた端末からレスポンスフレームを受信したときは、該レスポンスフレーム中の受信制御フィールドと前記受信制御フィールドテーブル中の前記送信権を与えた端末に対応する受信制御フィールドとを比較し、一致したときは次の端末のポーリングを行ない、不一致のときはポーリング制御動作を中断して前記中央処理装置へ割込むようにしたことを特徴とするポーリング制御方式

ウ 引用発明 3：親機から各端末装置を順次ポーリングし、被呼出し端末装置における被制御負荷を遠隔制御するとともに、監視状態のデータを監視信号として親機に返送する伝送システムであって、親機と複数台の端末装置とが信号線を介して、相互接続されて構成され、上記親機から上記端末装置宛に、出力データの組み込まれたコマンドパケットを送信し、複数台の端末装置から上記親機宛に、入力データの組み込まれたレスポンスパケットを送信し、上記親機は、 $i - 1$ 番目のコマンドパケットの送信が完了してから、 $i - 1$ 番目のレスポンスパケットを受信した後に、 i 番目の出力データと i 番目の端末装置アドレス符号とが組み込まれた i 番目のコマンドパケットを信号線経由で送信し、該 i 番目のコマンドパケットの送信が完了した後に、 i 番目の入力データの組み込まれた i 番目のレスポンスパケットを i 番目の端末装置から信号線経由で受信し、上記端末装置は、信号線経由で受信した上記 i 番目のコマンドパケットに組み込まれている i 番目の端末装置アドレス符号が自己の端末装置アドレス符号として設定されている i 番目の端末装置アドレス符号と一致するときに、上記 i 番目のコマンドパケットに組み込まれている i 番目の出力データを出力ポートでのポート出力データとして出力するとともに、入力ポートからのポート入力データが i 番目の入力データとして組み込まれた上記 i 番目のレスポンスパケットを信号線経由で送信する伝送システム

(3) そして、本件審決は、本件発明 1 と引用発明 1 との一致点及び相違点について、次のとおり認定した。

ア 一致点：1台の中央装置と1台又は複数台の端末装置とがデジタル通信回線を介して、相互接続されて構成され、上記中央装置から上記端末装置宛に、出力データを一齐にサイクリックに自動的に送信し、1台又は複数台の端末装置の中から順次に択一的に選択される1台ずつの上記端末装置から上記中央装置宛に、入力データを逐次にサイクリックに自動的に送信するサイクリック自動通信方式の電子配線システムであって、上記中央装置は、上記出力データと上記入力データとを読み取り可能に記憶するメモリと、上記出力データの送信と上記入力データの受信とを制御する制御手段から成り、上記メモリは、 i 番目の出力データを i 番目対応の出力データ記憶領域に読み取り可能に記憶し、 i 番目の入力データを i 番目対応の入力データ記憶領域に読み取り可能に記憶するメモリであり、上記制御手段は、 $i-1$ 番目の端末装置宛の $i-1$ 番目の出力データを送信した後に、上記メモリの i 番目対応の出力データ記憶領域から読み取られた i 番目の出力データを i 番目の端末装置アドレスを指定してデジタル通信回線経由で送信し、 i 番目の入力データを i 番目の端末装置からデジタル通信回線経由で受信し、該 i 番目の入力データを上記メモリの i 番目対応の入力データ記憶領域に書き込み、上記端末装置は、デジタル通信回線経由で受信した上記 i 番目の出力データを出力ポートでのポート出力データとして出力するとともに、入力ポートから入力される i 番目の入力データをデジタル通信回線経由で送信し、さらに、上記メモリの i 番目対応の出力データ記憶領域に読み取り可能に記憶されている出力データのビット群の構成と上記出力ポートから出力されるポート出力データのビット群の構成とが同一形態であり、上記メモリの i 番目対応の入力データ記憶領域に読み取り可能に記憶されている入力データのビット群の構成と上記入力ポートから入力されるポート入力データのビット群の構成とが同一形態であり、前記メモリ内のデータビット群が、前記複数の端末装置毎にメモリ領域を分割して設定したサイクリック自動通信方式の電子配線システム

イ 相違点1：中央装置と端末装置に関して、本件発明1ではIC化されたものであるのに対し、引用発明1では不明である点

ウ 相違点2：本件発明1では「出力データ」は「コマンドパケット」に組み込まれて送信され、「入力データ」は「レスポンスパケット」に組み込まれて受信されるのに対し、引用発明1では「出力データ」及び「入力データ」を送信及び受信するものの、「コマンドパケット」及び「レスポンスパケット」の構成について不明である点

エ 相違点3：制御手段が、本件発明1では「コマンドパケットの送信とレスポンスパケットの受信とを、プログラムによる通信制御に基づかないで、回路の駆動で制御するステートマシーン」であるとともに、当該ステートマシンは、「 $i - 1$ 番目の端末装置宛の $i - 1$ 番目のコマンドパケットの送信が完了した直後に、又は、 $i - 1$ 番目のコマンドパケットの送信が完了してから、 $i - 1$ 番目のレスポンスパケットの受領期間が経過した直後に、上記メモリの i 番目対応の出力データ記憶領域から読み取られた i 番目の出力データと i 番目の端末装置アドレス符号とが組み込まれた i 番目のコマンドパケットをデジタル通信回線経由で送信し、該 i 番目のコマンドパケットの送信が完了した後に、 i 番目の入力データの組み込まれた i 番目のレスポンスパケットを i 番目の端末装置からデジタル通信回線経由で受信し、該 i 番目の入力データを上記メモリの i 番目対応の入力データ記憶領域に書き込む」のに対して、引用発明1では、「出力データの送信と入力データの受信とを制御する制御手段(センタ装置)」であるとともに、当該制御手段(センタ装置)は「 $i - 1$ 番目の端末装置宛の $i - 1$ 番目の出力データを送信した後に、メモリの i 番目対応の出力データ記憶領域から読み取られた i 番目の出力データを i 番目の端末のアドレスを指定して伝送路経由で送信し、 i 番目の入力データを i 番目の端末から伝送路経由で受信し、該 i 番目の入力データを上記メモリの i 番目対応の入力データ記憶領域に書き込む」点

オ 相違点4：端末装置について、本件発明1では「上記 i 番目のコマンドパケットに組み込まれている i 番目の端末装置アドレス符号が自己の端末装置アドレス符号として設定されている i 番目の端末装置アドレス符号と一致するときに、上記

i 番目のコマンドパケットに組み込まれている i 番目の出力データを出力ポートでのポート出力データとして出力するとともに，入力ポートからのポート入力データが i 番目の入力データとして組み込まれた上記 i 番目のレスポンスパケットをデジタル通信回線経由で送信する」のに対して，引用発明 1 では「上記 i 番目の出力データを出力ポートでのポート出力データとして出力するとともに，入力ポートから入力される i 番目の入力データを伝送路経由で送信する」点

4 取消事由

- (1) 相違点 1 についての認定判断の誤り（取消事由 1）
- (2) 相違点 3 についての判断の誤り（取消事由 2）

第 3 当事者の主張

1 取消事由 1（相違点 1 についての認定判断の誤り）について

〔原告の主張〕

(1) 本件審決は，相違点 1 に関して，CPU やメモリが，それ自体が単体の IC として制御回路に組み込まれて利用されることを考慮すれば，中央装置全体を IC 化することが制作上の常套手段であるというには無理があるなどとして，引用発明 1 の中央装置及び端末装置が IC 化されたものであるか不明であると認定し，中央装置及び端末装置を IC 化することが制作上の常套手段や周知慣用の技術にすぎないということとはできない旨を判断している。

(2) しかしながら，CPU マクロとメモリマクロを個別に IC 化することが技術的に可能であるならば，これを統合した IC を制作することも，技術的にさほどの困難を伴うものではなく，現に，多数のマクロから必要なマクロを複数選択し，それに独自の論理回路を組み合わせて 1 チップの IC として製品化することを示す文献も存在していた（甲 4，11。「ASIC ラインアップ」NEC 平成 7 年（1995 年）10 月版）。

(3) 特開平 6 - 292275 号公報（甲 9。平成 6 年 10 月 18 日公開。以下甲 9 に記載の発明を「甲 9 発明」という。）は，デジタル通信回線を介して相互接

続された1台の中央装置と1台又は複数の端末装置をIC化することについて明確に開示している(【0068】【0071】【図12】)。また、被告が平成2年ころ製造販売していたMKY28という中央装置にステートマシンを備えた通信制御装置もIC化されていた(甲10)ほか、通信制御装置全体をIC化することについては、複数の文献が存在した(甲12~15)。したがって、このような技術は、本件特許出願当時(平成8年6月7日)には、既に周知技術となっていたといえる。

なお、特許庁は、本件特許に係る無効審判(無効2006-80177号)に関する平成19年5月28日付け審決(乙7)において、中央装置と端末装置のIC化については甲9発明に開示されている旨の判断をしている。

(4) したがって、引用発明1の中央装置及び端末装置をIC化することは、当時の周知技術に照らして十分に可能であったから、本件審決は、この点の認定及び判断を誤るものである。

〔被告の主張〕

(1) 甲4には、CPUマクロとメモリマクロの個別のIC化が開示されるのみで、本件発明の請求項で規定される「メモリとステートマシンの」全体をIC化することが可能であることについては、開示がない。本件発明1にはCPUがないのであるから、本件審決は、CPUを含む中央装置をIC化することについて判断していない。

(2) 本件発明1の「中央装置」といえるためには、請求項に記載のとおり、「上記出力データと上記入力データとを読み取り可能に記憶するメモリと、上記コマンドパケットの送信と上記レスポンスパケットの受信とを、プログラムによる通信制御に基づかないで、回路の駆動で制御するステートマシンのから成り、プログラムによる通信制御に基づかないで、回路の駆動で制御するステートマシンの」が、通信制御主体であることの要件を充たさねばならない。しかしながら、甲9には、甲9発明のホストが上記の要件を充たすことについて何ら記載がなく、この点について開示も示唆もない。

また、M K Y 2 8 は、1 種類の通信制御装置でのみ構成され、通信相手を複数持つことのできない通信制御システムであるため、本件発明 1 のように中央装置と端末装置という 2 種類の装置を有せず、複数の通信相手に接続することができない。したがって、M K Y 2 8 には、本件発明 1 における「中央装置」が存在しない（甲 1 0 , 1 5 ）。

さらに、甲 1 2 の通信制御は、ソフトウェアで行われていることが明らかであり、ハードウェアでの通信に関する記載は、オーバ・ヘッドの大きな処理に限ったものであるから、当該記載をもって、甲 1 2 に本件発明 1 のような「メモリとステートマシンの全体を含む中央装置の I C 化」が開示されているとはいえないし、甲 1 3 及び 1 4 には、ステートマシンのメモリを I C 化することや、ステートマシンによる通信制御を実現するための構成について記載がない。

(3) よって、原告の主張は、いずれも誤りである。

2 取消事由 2（相違点 3 についての判断の誤り）について

〔原告の主張〕

(1) 本件審決は、引用例 1 の第 4 図記載の対照的なバス配置から、引用発明 1 の上位計算機とセンタ装置の双方にコンピュータが存在すると解釈される方が自然である旨、引用例 1 が、中央装置で C P U を用いることを記載した特願昭 5 9 - 2 4 4 2 5 4 号・特開昭 6 1 - 1 2 3 2 3 5 号公報（乙 2。以下「本件先行例」といい、ここに記載された発明を「本件先行発明」という。）を単純に援用しているから、引用発明 1 も中央装置にコンピュータが含まれると解釈することが自然である旨、したがって、引用例 1 には、相違点 3 のうち制御手段の制御が「プログラムによる通信制御に基づかないで、回路の駆動で制御する」との構成（以下「本件構成 1」という。）について記載も示唆もなく、引用例 2 及び 3 についても同様であって、本件発明 1 の本件構成 1 が周知慣用のものとは認定できないから、本件構成 1 が容易想到ではない旨、引用例 2 等の図面では C P U の記載が省略されることが慣用であるから、引用例 2 の第 1 図に C P U の記載がないことから、引用発

明2にCPUが用いられていないとはいえない旨、上記によれば、本件発明1の相違点3のうち本件構成1の上に成り立つ、制御手段が「i-1番目の端末装置宛のi-1番目のコマンドパケットの送信が完了した直後に、又は、i-1番目のコマンドパケットの送信が完了してから、i-1番目のレスポンスパケットの受領期間が経過した直後に、」上記i番目のコマンドパケットを送信するとの構成（以下「本件構成2」という。）についても容易想到ではない旨（以下、順次「の判断」ないし「の判断」という。）を説示する。

(2) しかしながら、まず、の判断についてみると、引用例1の第4図は、あくまで実施例の一つにすぎない。むしろ、引用発明1は、所定の順序で端末を繰り返し指定してデータ授受を行うといったステートマシーンにふさわしい構成を備えているから、ステートマシーンをを用いる構成を明確に否定していない。そして、このような制御をステートマシーンで行うことは、甲9及び16にも開示されているとおり、本件特許出願当時、周知技術であった（甲9、10、12、16）。

次に、の判断についてみると、引用発明1は、本件先行発明の上位計算機とセンタ装置との間でのCPU制御を伴う低速なデータ通信を高速化させるため、上位計算機内のバスにセンタ装置を接続させようとしたものであるから、引用例1は、本件先行例の記載を単純に引用したのではなく、その問題点を解決するために、CPU制御による低速なシリアル通信を廃止し、高速な内部バス接続を採用することで、従来から高速であった中央装置と端末間のサイクリック通信の利点を生かそうとしたものである。したがって、高速のサイクリック通信を念頭に置いている場合には、引用例1に記載の中央装置にはCPUが用いられていないという解釈も十分に可能である。むしろ、引用例1がCPUと明記していない以上、従来技術と区別するために、引用発明1がCPUを用いない構成も採用していると解釈すべきである。

さらに、の判断についてみると、CPUの記載が省略されることが慣用であることは、事実であるが、引用発明2の中央装置は、割込みがかからない場合にはコ

マンドパケットの送信とレスポンスパケットの受信という単純な通信を行うもので、CPUを備えず、むしろステートマシーンによって制御するのにふさわしい構成である。

(3) 以上によれば、本件構成1は、引用例1及び2並びに上記周知技術を組み合わせることで当業者が容易に想到できるものである。したがって、上記構成を前提とすれば、本件構成2も、当業者が容易に想到できるものである。

なお、被告は、本件特許の特許異議申立事件において、ステートマシーン自体が当業者に周知である旨を主張している。

(4) そして、本件構成2は、通信制御がプログラムによるものかステートマシーンによるものかとは関わりがないし、引用例1ないし3及び甲9をはじめとする周知技術によって開示されているから、当業者が容易に想到できるものである。

(5) 本件発明1は、前記のとおり、引用発明1ないし3及び前記周知技術により当業者が容易に想到できるものであるところ、本件発明2は、本件発明1に出力データ記憶領域への読み書きと入力データ記憶領域への読み書きを別個独立に実行可能とする限定を加えたものであり、このような各記憶領域への独立のアクセスは、引用例1に記載がある。また、本件発明3は、メモリ内のビット構成とフレーム内のビット構成が同一であることという程度の限定を加えたものである。よって、本件発明2及び3も、当業者が容易に想到できるものである。

(6) 被告は、原告が本件訴訟で提出した証拠が採用されるべきではない旨を主張するが、これらは、まさしく特許出願当時の当業者の技術常識を示すことにより引用例の技術的意義を明らかにする資料として提出されたものである。

なお、最高裁昭和42年(行ツ)第28号同51年3月10日大法廷判決・民集30巻2号79頁は、審決取消訴訟の審理対象を審判手続において現実に争われ、かつ、審理判断された特定の無効原因に関するものに限定しているが、当該判決には批判も強いばかりか、本件特許に関しては1件の侵害訴訟及び2件の審決取消訴訟が係属しており、原告が提出した上記証拠についても、既に無効原因をめぐって

攻防が行われたか、少なくとも被告に反論の機会が与えられているし、仮に上記証拠及びこれらに基づく主張が本件訴訟で審理対象とならない場合、新たな無効審判請求を惹起して事案の最終的な解決を著しく遅延させることになる。

したがって、原告の提出した上記証拠は、上記最高裁判決に違背するものではなく、本件訴訟において採用されるべきものである。

〔被告の主張〕

(1) の判断についてみると、引用例 1 にはステートマシーンをを用いるという積極的な記載は皆無であるばかりか、本件特許出願当時の技術常識によれば、所定の順序で繰り返し指定してデータ授受を行うことは、プログラムによって実現されており、ステートマシーンよりもプログラムの方がより高い親和性がある。

ところで、審決取消訴訟においては、原則として、新たな証拠の提出は認められておらず、提出が認められるのは、「補助的資料」にすぎないとされているが、ここで「補助的資料」とは、特許出願当時の当業者の技術常識を示すことにより引用例の技術的意義を明らかにする資料又は審判手続で提出した証拠を補強する資料（既に提出した刊行物の頒布日を証明する資料）に限られる。

しかしながら、原告が本件訴訟において提出した証拠（甲 9 ～ 17）は、いずれも、これらの「補助的資料」には該当しない。また、原告は、これらの証拠を技術常識を示すものと主張するが、これらの証拠は、これらと同等の内容を示す相当多数の公知文献が存在しているとはいえず、単に公知技術を示すにとどまる。

したがって、本件訴訟においては、上記証拠は、新たに提出された証拠というべきであるから、採用されるべきものではない。

仮に、これらの証拠が採用されるとしても、甲 9、10、12 及び 16 に記載のステートマシーンは、いずれも本件発明 1 が果たす機能に関する構成要件を充足していないし、また、そのようなステートマシーンが周知であったとの立証もされていない。

(2) の判断についてみると、原告は、引用発明 1 が CPU 制御によるシリア

ル通信の高速化を目的としていた旨を主張するが，引用例 1 には，そのような記載はないし，引用発明 1 の従来技術である本件先行発明において，センタ装置は，CPU を使用している。むしろ，引用発明 1 は，センタ装置と計算機との間を共通 RAM を介して接続することにより，両者の間のデータの受渡しを高速かつ容易にするものでしかなく，センタ装置に接続されたすべての端末との通信を高速にすることについての開示や示唆はない。したがって，CPU 制御による低速なシリアル通信の廃止が可能になるのは，センタ装置と計算機との間のインターフェースに限られ，センタ装置に接続された端末との通信を行うに当たっては，依然として従来技術である CPU 制御によるシリアル通信によると解釈すべきであり，それ以外の解釈を行う余地はない。

(3) の判断についてみると，引用例 2 には，原告の「このような装置こそは CPU を備えず，むしろステートマシーンによって制御する」との主張を裏付ける根拠が開示されていない。

(4) の判断についてみると，本件構成 1 は，引用発明 1 ないし 3 に開示されておらず，ステートマシーンによる通信制御も，周知技術ではないから，これらに基づいて当業者が容易に想到し得たものではない。

(5) の判断についてみると，本件構成 2 は，本件発明 1 のステートマシーンにおいて初めて意味があるところ，引用例 1 ないし 3 及び甲 9 その他の証拠には本件発明 1 のステートマシーンが開示されていない。

(6) したがって，本件発明 1 に従属する本件発明 2 及び 3 は，いずれも引用例 1 ないし 3 のいずれにも開示されておらず，周知技術でもないから，これらに基づいて当業者が容易に想到し得たものではない。

第 4 当裁判所の判断

1 取消事由 2（相違点 3 についての判断の誤り）について

事案にかんがみ，まず，原告主張の取消事由 2（相違点 3 についての判断の誤り）について検討することとし，以下，本件発明 1 及び引用発明 1 の各通信制御手

段を比較検討して、引用発明 1 から、引用発明 1 について相違点 3 のうち本件発明 1 の有する本件構成 1（制御手段の制御が「プログラムによる通信制御に基づかないで、回路の駆動で制御する」ものであること）を採用することが当業者にとって容易想到であったか否かについて判断することとする。

(1) 本件発明 1 の通信制御手段について

ア 本件発明 1 におけるステートマシンの意義及び機能

本件構成 1 にいう「通信制御」についてみると、本件発明 1 の特許請求の範囲には、上記「通信制御」の文言よりも前には本件発明 1 が行うべき通信としてコマンドパケット（送信）及びレスポンスパケット（受信）のサイクリックで自動的な送受信のみが記載されているから、これは、これらのパケットのサイクリックで自動的な送受信の制御を意味するものと認められる。

そこで、上記通信制御を行うとされている「ステートマシーン」についてみると、「ステートマシーン」とは、一般に、ステート遷移の条件を定義することで作動する順序回路（シーケンサ）（甲 1 2 , 1 7）あるいはあらかじめ決められた複数の状態を、決められた条件に従って、決められた順番で遷移していくデジタル・デバイス（甲 2 2）などと言われるが、本件発明 1 の特許請求の範囲中の「ステートマシーン」の文言の直前部分に中央装置が出力データ及び入力データを読み取り可能に記憶するメモリを備えている旨や、「プログラムによる通信制御」を排除する旨が記載されていることに照らすと、これは、中央装置と端末装置との間でパケットを送受信し、かつ、そのデータを中央装置に備えられたメモリから読み取り又はこれに書き込む動作を、回路の駆動すなわちハードウェアで制御するものであり、自動通信回路として機能するものであると認められる。

そして、このことは、本件明細書の【発明の詳細な説明】が、本件発明 1 の「ステートマシーン」について、内蔵のシーケンサ回路によりデータを送受信するものであって、送受信したデータの制御を行うシーケンサと送受信したデータのメモリへの書込み及び読出しを制御するアービタ（メモリ調停回路）などによって構成さ

れるものとして記載する一方(【0050】【0053】～【0072】【0089】～【0096】),中央装置に,その稼働に当たってある程度複雑なプログラムを必要とするマイクロプロセッサやCPUを何ら含んでいないことによっても裏付けられる。

イ ステートマシーンによる通信制御の周知性

(ア) 本件審決は,本件発明1のように,プログラムによる通信制御に基づかないで,回路の駆動で制御する制御手段が周知慣用のものであると認定することができない旨を説示する。

(イ) しかしながら,例えばある装置と外部との高速通信のような作業を,プログラムを必要とするマイクロプロセッサやCPUによらず,むしろ回路の駆動すなわちハードウェアで制御することについては,本件特許出願当時,一般的な文献にも記載があった(甲12)ばかりか,被告も,本件特許出願以前に,その販売にかかる商品(MKY28)に通信制御機能を有するハードウェアであるステートマシーンを使用していた(甲10)ことから,プログラムによらず,回路の駆動すなわちハードウェアにより通信制御を行うことは,本件特許出願当時,当業者にとって周知技術であったものと認められる。

(ウ) 以上に対して,原告は,甲9及び16は,いずれも通信制御をステートマシーンで行うことを開示している旨主張する。

そこで甲9の記載を見ると,甲9には,本件発明1にいう中央装置に相当する機械入出力I/Fホスト(以下「I/Fホスト」という。)と本件発明1にいう端末装置に相当する機械入出力I/Fリモート(以下「I/Fリモート」という。)との間の通信制御に当たり,I/FリモートにCPUを必要としないことが明記されており,(【0034】,【0035】),かつ,I/Fホスト及びI/Fリモートのいずれにおいても内部の制御回路が通信制御に關与している旨の記載がある(【0084】)。しかしながら,甲9には,I/FホストがCPUを備えている旨の記載もある(【0083】)から,当該CPUがI/Fホストのレジスタファイルにおける

送受信データの書き込み及び読み取りに關与する旨の記載があるにとどまる（【0085】）からといって，甲9発明が通信制御をステートマシーンで行うことを開示しているとまではいえない。

また，甲16にも，本件発明1にいう中央装置に相当する中央コントローラと本件発明1にいう端末装置に相当するリモートプロセス入出力端末（以下「リモート」という。）との間の通信制御に当たり，中央コントローラとリモートの双方に「入出力シリアルコントローラ」という装置を設け，「CPUなしで直接に通信制御を行」う旨の記載があり（2頁左下欄19～20行），そのブロック図を参照すると，リモートにはCPUの記載がない（第2図）。しかしながら，当該ブロック図（第2図）には，中央コントローラがCPUを備えている旨が明記されており，しかも，当該CPUが，中央コントローラと特定のリモートとの間のデータの送受信について具体的に指令を与える旨の記載がある（2頁右下欄18行～3頁左上欄18行）。したがって，甲16記載の発明が通信制御をステートマシーンで行うことを開示しているとまではいえない。

よって，原告の上記主張は，採用できない。

（エ） なお，被告は，原告が本件訴訟で提出した証拠（甲9～17）について，審決取消訴訟において新たに提出された証拠であるから，本件訴訟において採用されるべきでない旨を主張する。

しかしながら，被告の主張に係る証拠を含む甲9，10，12，16及び22は，いずれも，本件発明1の属する技術の分野における当業者の本件特許出願当時の技術常識を認定し，これにより本件発明1のもつ意義を明らかにするためのものであるから，これらの証拠に基づいて本件特許出願当時のステートマシンの周知性を判断することは，何ら妨げられないというべきである（最高裁昭和54年（行ツ）第2号同55年1月24日第一小法廷判決・民集34巻1号80頁参照）。

よって，被告の上記主張は，採用できない。

（オ） また，被告は，前記証拠（甲10，12）に記載のステートマシーンがい

ずれも本件発明 1 が果たす機能に関する構成要件を充足していない旨を主張する。

しかしながら，ステートマシンの周知性を判断するに当たって甲 10 及び 12 に記載の技術が本件発明 1 の構成要件を充足するか否かを判断する必要はないから，被告の上記主張は，失当である。

(2) 引用発明 1 の通信制御手段について

ア 引用発明 1 の内容

本件審決の認定にかかる引用発明 1 の内容は，前記第 2 の 3 (2) アに記載のとおりであるが，引用例 1 (甲 1) には，引用発明 1 について，要旨次の記載がある。

(ア) 本件先行例 (乙 2) を含む従来技術では，センタ装置の外部に上位計算機との通信用インターフェースを持たせ，当該インターフェースを介してセンタ装置と上位計算機との間のデータ伝送を行っていたために，通信用のプロトコル (制御手順) やデータ送信時のエラー処理等の必要のために，上記データ伝送に時間がかかるという欠点があった (2 頁右上欄 4 行～左下欄 1 行)。これを解決するために上位計算機内のバスにより上位計算機とセンタ装置との間にデュアルポート RAM (共通 RAM) を介在させ，データの交換にメールボックス方式を用いた場合であっても，シリアル伝送を行うのと同様に種々の情報を付加し，エラーや異常対策を行うためにどうしても正味データの伝送時間が遅くなるという問題点が残る。また，上位計算機から端末へのデータ伝送に当たり，複数の端末に定期的にデータを伝送する場合や，1 つの端末に優先的にデータを伝送する場合など，様々なデータ伝送を効率よく行うことが望まれる (2 頁左下欄 2 行～3 頁左上欄 8 行)。

そこで，引用発明 1 は，上位計算機とセンタ装置との間のデータ伝送を高速で行い，かつ，上位計算機と多数の端末との間の順次かつ周期的な通常時のデータ伝送 (サイクリック交信) 及び特定の端末との間の緊急時のデータ伝送 (個別交信) を効率的に行うことができるデータ伝送システムを提供することを目的とする (3 頁左上欄 9～17 行)。

(イ) そのため，引用発明 1 は，例えばマルチドロップ方式で接続された伝送路

(第3図)を介して複数の端末に結合されたセンタ装置，センタ装置と共通RAMを介して結合された上位計算機を備え，センタ装置は，データ伝送の制御を行うとともに端末とデータ授受を行い，上位計算機が，共通RAMに書き込んだデータをセンタ装置を介して端末に送信し，かつ，センタ装置が端末から受信して共通RAMに書き込んだデータを読み取ることにより端末とのデータ授受を行うようにしたデータ伝送システムである(3頁右上欄17行～左下欄7行)。

(ウ) 引用発明1は，通常交信(サイクリック交信)時には，センタ装置が共通RAMの通常交信用データ記憶領域を読み又は書きながら各端末のアドレス又はいくつかのアドレスを一つの群にまとめたブロックアドレスを所定の順序で繰り返し指定して，当該端末にセンタ装置からD_oデータを与えたり，各端末からD_iデータを受け取ったりするものであり(3頁左下欄20行～右下欄3行，第2図(a))，これにより，専用データメモリMD内のD_oデータ又はD_iデータは，上位計算機又はセンタ装置により順序よく共通RAMに書き込まれ，必要なときに引き出して使用するというデータ交換を短時間で実現するものである(4頁右下欄8行～5頁左上欄3行，5頁右上欄7～14行)。

(エ) 他方，引用発明1によるサイクリック交信に要する周期が長い場合，上位計算機がD_oデータを共通RAMに書き込んでも，その周期中の当該データの伝送タイミングにならないと伝送がされず，あるいはD_iデータ中のあるデータが変化しても，上位計算機でこれを検出する際には種々の操作をしなければならず，検出が遅れることがある(5頁右上欄15行～左下欄2行)。

そこで，引用発明1では，共通RAMに設けられた緊急交信用等に用いられるデータ記憶領域(メールボックス)を介して，特定の端末にD_oデータを伝送するように上位計算機からセンタ装置に指示するほか，センタ装置が端末から入手したD_iデータ中で緊急連絡を要するような変化を生じた場合，当該D_iデータをメールボックスに転送セットし，センタ装置から上位計算機に対して割込用iNT信号を出力して通知することにより，上位計算機とセンタ装置との間で高速のデータ伝送

を可能としている。

そして、センタ装置は、上記のように上位計算機からメールボックスを介して特定の端末あてのD o データを受け取ると、サイクリック交信を中断して当該端末との間の個別交信（緊急交信）を優先的に実行し、この個別交信が終了すると、サイクリック交信に復帰する（5 頁左上欄 4 ~ 1 4 行，5 頁右下欄 9 行 ~ 6 頁左上欄 1 2 行，第 2 図（b））。

上記端末から入手したD i データの上位計算機への伝送の詳細については、本件先行例に記載されている（6 頁左上欄 1 8 ~ 2 0 行）。

（オ） なお，引用例 1 が指摘する本件先行例には，上位計算機に接続されたセンタ装置と複数の端末とを備えるデータ伝送システムにおいて，端末が至急送信しなければならないデータの送信の遅れが生ずるなどの欠点を解決するため，センタ装置が端末と交信するたびに前回の交信データと対比して変化が生じているかなどを照合し，変化情報をなるべく短時間に優先的に上位計算機に伝送するようにした本件先行発明についての記載がある。そして，本件先行例には，センタ装置が所有する端末データのR A M内への配置例（第 3 図）を説明するに当たり，「端末アドレスは，最大アドレス数を 6 4 端末とすれば，アドレス 1 ， 2 ， ， 6 4 まで，順次メモリ（R A M）内に，端末の入力データがセンタ装置内のC P Uによってセットされている。」（乙 2 の 4 頁左上欄 5 ~ 8 行），「また端末の状態，例えばセンタ装置と端末との間でデータ伝送が不可能な状態あるいは，端末のアナログ入力量が所定の範囲外（例えば信号回路の断線）にあるなどの異常状態にあれば端末から故障データが送信されてくるので同じようにC P Uによって状態データとしてセットされる。」（乙 2 の 4 頁左上欄 1 2 ~ 1 7 行）との記載があり，センタ装置と端末とが交信するたびごとに端末データが受信されるので，これをセンタ装置がすでに所有しているデータと対比し，もし変化していれば，変化データR A Mに順次セットされる（乙 2 の 4 頁右上欄 2 ~ 6 行）ほか，このようにしてR A Mにセットされた変化データのうち未送信のものは，センタ装置から順次上位計算機に送信される旨が

記載されている（乙2の4頁右下欄11～13行）。

イ 引用発明1における通信制御の態様

（ア）以上の引用例1の記載に照らすと，引用発明1は，センタ装置を介した上位計算機と端末との間の高速なサイクリック交信（通常交信）に加えて，迅速な伝送を要するデータについての個別交信（緊急交信）を必要に応じて実施可能にしたデータ伝送システムであるが，引用例1自体には，センタ装置がCPU又はステートマシンのいずれかを備えているか否かについての記載がない。しかし，引用例1は，端末が至急伝送しなければならないデータの伝送方法については，本件先行例に記載がある旨を明記しているところ，本件先行例は，本件先行発明のセンタ装置にCPUが備えられており，かつ，当該CPUが通信制御に關与している旨を記載している。

したがって，これらの引用例1及び本件先行例の記載によれば，引用発明1のセンタ装置は，CPUを備えており，当該CPUは，通信制御に關与しているものと解釈するのが自然である。そして，引用例1には，ステートマシンの利用に関する具体的な記載が何ら見当たらない一方，引用発明1が，サイクリック交信を行うほか，前記ア(エ)に記載のとおり，迅速な伝送を要するデータの個別交信を必要に応じて行い，これが終了するとサイクリック交信に復歸するという形で両者を適宜組み合わせる柔軟な通信制御を行うものであることも併せ考えると，引用発明1では，センタ装置に備えられたCPUが通信制御を行っているものと認められる。

（イ）以上に対して，原告は，引用発明1がステートマシンにふさわしい構成を備えているばかりか，本件先行発明におけるCPU制御を伴う低速なデータ通信を高速化させるためにCPU制御による低速なシリアル通信を廃止したものであるから，センタ装置にCPUが用いられていないという解釈も十分に可能である旨を主張する。

しかしながら，引用発明1は，前記ア(ア)ないし(エ)に記載のとおり，本件先行発明等における上位計算機とセンタ装置との間のデータ伝送が有していた課題を解

決するため、上位計算機とセンタ装置との間にバス結合された共通RAMにサイクリック交信のためのデータ記憶領域及び個別交信のためのメールボックス領域を設け、それぞれの役割に応じてサイクリック交信と個別交信を組み合わせることで、センタ装置を介した上位計算機と端末との間のデータ伝送を効率よく実施しようとするものである。すなわち、引用発明1は、センタ装置と端末との間の通信に関してCPU制御によるシリアル通信を廃止したというものと直ちにいうことはできないばかりか、必要に応じてサイクリック交信と個別交信の2つの方法によるデータ伝送を適宜組み合わせる柔軟に使い分けるものであって、所定の順序で端末を繰り返し指定して高速にデータ授受を行うというサイクリック交信のみを念頭に置いたものではないから、そもそもステートマシーンにふさわしい構成といえるかどうか、なお疑問の余地がある。

したがって、引用発明1について、センタ装置にCPUが用いられていないという解釈は、それ自体不自然であることを免れず、他に引用例1が本件先行例からセンタ装置のCPUを排除して引用したと認めるに足りる根拠は見当たらないから、原告の上記主張は、採用できない。

(ウ) 以上のとおり、引用発明1では、センタ装置に備えられたCPUが通信制御を行っており、その通信制御手段も、サイクリック交信と個別交信を適宜組み合わせる柔軟なものであって、ステートマシーンにふさわしい構成ということには疑問も残ることから、引用例1には、制御手段の制御について、「プログラムによる通信制御に基づかないで、回路の駆動で制御する」(本件構成1)というステートマシーンにより通信制御を行うことについて示唆ないし動機付けがないものというほかない。

(3) 引用発明2の通信制御手段について

ア 引用発明2の内容

引用発明2は、前記第2の3(2)イに記載のとおりである。

イ 引用発明2における通信制御の態様

引用発明 2 の前記内容によれば，同発明は，端末に接続された通信制御装置と，中央処理装置との間の情報転送を極力少なくすることによって中央処理装置の処理能力の向上を図ったものであって，その目的を達成するため，複数の端末に対するポーリング制御動作を行う中で，あらかじめ送信権を与えた端末からのレスポンスフレーム中の受信制御フィールドと通信制御装置内の当該端末に対応する受信制御フィールドを比較し，両者が不一致の場合に限ってポーリング制御動作を中断して中央処理装置に割り込むという動作を行うものである。そして，引用例 2 には，通信制御装置と端末との間の通信制御を CPU 又はステートマシンのいずれで行っているかについての明確な記載はないものの，単なるポーリング制御動作の繰返しに終始せず，上記のような不一致が発生した場合には通信制御装置がこれを識別してポーリング制御動作を中断するという特徴を有している以上，サイクリック交信と個別交信を適宜組み合わせている引用発明 1 と同様に，CPU による通信制御を念頭に置いているものと見る余地が十分にある。

したがって，引用例 2 には，制御手段の制御について「プログラムによる通信制御に基づかないで，回路の駆動で制御する」(本件構成 1) というステートマシンにより通信制御を行うことについて示唆ないし動機付けがあるとまでは認め難い。

(4) 引用発明 3 の通信制御手段について

ア 引用発明 3 の内容

引用発明 3 は，前記第 2 の 3 (2)ウに記載のとおりである。

イ 引用発明 3 における通信制御の態様

引用発明 3 の前記内容によれば，同発明は，常時は親機からの制御信号を各端末に順次ポーリング動作により送出するが，必要な場合に割込許可信号としての伝送信号を送出することで，特定の端末から割込監視信号を返信させるようにしたものである。そして，引用例 3 にも，親機と端末との間の通信制御を CPU 又はステートマシンのいずれで行っているかについての明確な記載はないものの，単なるポーリング動作に終始せず，上記のように親機からの割込許可信号の伝送を可能にす

るという特徴を有している以上，サイクリック交信と個別交信を適宜組み合わせている引用発明 1 と同様に，CPU による通信制御を念頭に置いているものと見る余地が十分にある。

したがって，引用例 3 には，制御手段の制御について，「プログラムによる通信制御に基づかないで，回路の駆動で制御する」(本件構成 1) というステートマシンのより通信制御を行うことについて示唆ないし動機付けがあるとまでは認め難い。

(5) 本件発明の容易想到性について

以上のとおり，ステートマシンによる通信制御それ自体が，本件特許出願当時，当業者に周知の技術であったとしても，引用例 1 ないし 3 には，引用発明 1 の通信制御手段として本件構成 1 を採用することについて，いずれも示唆ないし動機付けがあるとはいえない。

したがって，当業者は，引用発明 1 ないし 3 に基づき，本件構成 1 を容易に想到することができたものということとはできない。

そして，本件発明 2 の特許請求の範囲の記載は，本件発明 1 を引用し，また，本件発明 3 の特許請求の範囲の記載は，本件発明 2 を引用しているのであるから，本件構成 1 を採用している点において，本件発明は，そのいずれについても容易に想到することができたものということとはできず，これと同旨の本件審決の判断の結果に誤りはない(なお，本件審決は，引用発明 1 に引用発明 3 の構成を適用した上で相違点 3 についての判断を行っているが，ある発明の容易想到性は，特許法 29 条 1 項各号に掲げる発明に基づいて判断すべきものであって，(特許法 29 条 2 項)，複数の発明をあらかじめ組み合わせた上で判断すべきものではないから，本件審決には措辞不適切な部分がある。)

2 結論

以上の次第であるから，その余の取消事由について検討するまでもなく，原告の請求は棄却されるべきものである。

知的財産高等裁判所第4部

裁判長裁判官 滝 澤 孝 臣

裁判官 高 部 眞 規 子

裁判官 井 上 泰 人