平成12年(行ケ)第64号 審決取消請求事件 平成16年3月11日判決言渡,平成16年2月26日口頭弁論終結

沙

原 告 ... 訴訟代理人弁理士 被 告 指定代理人

モトローラ・インコーポレーテッド 大貫進介、本城雅則、藤村直樹 特許庁長宮 今共唐主

特許庁長官一今井康夫

は理人 イスタイ 川名幹夫,高橋泰史,小林信雄,林栄二,大橋

信彦

主文

原告の請求を棄却する。

訴訟費用は原告の負担とする。

この判決に対する上告及び上告受理申立てのための付加期間を30日と定める。

事実及び理由

第1 原告の求めた裁判

特許庁が平成9年審判第11955事件について平成11年9月30日にした審決を取り消す、との判決。

第2 前提となる事実

1 特許庁における手続の経緯

原告は、昭和63年10月29日に名称を「開発支援特徴を具えるデータプロセッサ」とする発明につき特許出願(昭和63年特許願第274342号。優先権主張日1987年10月30日)をしたが、平成9年3月25日に拒絶査定を受けたので、平成9年7月18日に拒絶査定不服の審判を請求した。特許庁は、これを平成9年審判第11955号として審理した結果、平成11年9月30日に「本件審判の請求は成り立たない。」との審決をし、その謄本は、同年10月27日原告に送達された(出訴期間として90日付加)。

2 特許請求の範囲の記載(平成8年3月12日付け及び平成9年8月18日付けの各手続補正書による補正後のもの)

【請求項1】 (以下,請求項1の発明を「本願発明」という。)

データプロセッサであって: 複数の命令を順次的に実行する実行手段(52,53,54)であり,第1グループの命令が実行される第1のモードと第2グループの命令が実行される第2のモードとを有する実行手段:

・ 前記複数の命令を前記実行手段へと供給するための通信手段(51,50,55)であり、前記第1グループの命令を供給するマスターモードと前記第2グループの命令を供給するスレーブモードとで動作し、第1の複数ピン(シリアル I / Oピン)と第2の複数ピン(外部バスピン)とに結合され、第2グループの命令を供給する際に第1の複数ピンを使用し、第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用する、通信手段;および

第1動作モード・第2動作モード間で切換えを行うモードスイッチ手段(50,55,Bkpt入力)であり、前記実行手段が前記第1グループの命令を実行する際に前記通信手段が前記スレーブモードで動作することを阻止する、モードスイッチ手段;

から成るデータプロセッサ。 【請求項2】 記載省略

3 審決の理由

審決は、別紙審決の写し(審決書)のとおり、本願発明は、特開昭59-146352号公報(以下「刊行物」という。甲第3号証)に記載された発明に基づいて当業者が容易に発明をすることができたものであるから、その余の検討をするまでもなく、特許法29条2項の規定により特許を受けることができないものであり、本件特許出願は、特許法49条の規定により拒絶すべきものであるとした。

第3 原告主張の審決取消事由

原告は、審決が、特許請求の範囲に明白な誤記があるのに、これをそのままにし て要旨認定の手続をするという審理手続上の誤りをし(取消事由1), その結果, 本願発明の要旨認定を誤った(取消事由2)ほか、刊行物記載の発明と本願発明と の一致点の認定を誤り(取消事由3), また, 刊行物記載の発明と本願発明との対 比の判断を誤って本願発明の進歩性を否定する誤りをし(取消事由4), 特許法2 9条を誤って適用したものであると主張する。

なお、原告主張の取消事由 1, 2は、いずれも特許請求の範囲に明白な誤記があることを前提にするものであり、取消事由 3, 4は、そのような明白な誤記の有無 にかかわらないものである。

取消事由1 (審理手続の瑕疵)

- (1) 審決は、特許請求の範囲(請求項1)の記載が、後記2で述べる明白な誤 記により不明確であるにもかかわらず,誤記があるまま本願発明の要旨を認定し, 特許法29条2項を適用したものであるから、同法49条に違反し、違法である。
- (2) 進歩性の審理では、刊行物記載の発明との対比に先立ち本願発明の要旨を 認定しなければならないところ(最高裁昭和62年(行ツ)第3号平成3年3月8 日判決・民集45巻3号123頁),審査基準(甲第6号証)),審決は、発明の 要旨認定という手順を踏まず、特許請求の範囲の記載が明白な誤記により不備であ るとの拒絶理由(昭和62年改正特許法36条4項2号)を通知せず,補正の機会 を与えることなく審理したもので,特許法159条2項で準用する同法50条に違 反し, 違法である。

取消事由2(発明の要旨認定の誤り)

(1)発明の要旨認定について

特許法29条2項に規定するいわゆる進歩性を判断するに当たっては,まず審理 対象である本願発明の要旨認定をしなければならないが(前掲最判), は、特許請求の範囲自体に記載された技術的事項のみによって認定しなければなら ないものではなく、特許請求の範囲に誤記がある場合には、明細書の記載全体から 発明の要旨を認定すべきである(東京高等裁判所昭和63年(行ケ)51号・平成元年7月25日判決)。特許庁の審査基準(第Ⅱ部特許要件第2章新規性・進歩性第12頁)にも、新規性の判断の手法における請求項に係る発明の認定に際し留意 すべき事項として、「・・・請求項の記載が明確でなく理解が困難であるがそれが 発明の詳細な説明において明確にされている場合には、これらの用語、記載を解釈 するにあたって発明の詳細な説明の記載を参酌する。」と明記されている。

本件の場合,下記(2)のとおり,特許請求の範囲には発明の詳細な説明と矛盾 する記載(明白な誤記)があり、そのために特許請求の範囲の記載のみによっては 発明の要旨を正しく認定することができないにもかかわらず、審決は、発明の詳細な説明を何ら参酌せずに発明の要旨を認定しており、その結果、本願発明の要旨認 定を誤った違法がある。

(2)請求項1の記載中の誤記

請求項 1 の次の記載 (A) , (B) 及び (C) は誤記である (その対応する下欄 に正しい記載を掲げた。)。 (A) 第 1 の複数ピン(シリアル I / O ピン)

正しい記載・・・第1の複数ピン(バスピン)

(B) 第2の複数ピン(外部バスピン)

正しい記載・・・第2の複数ピン(外部DSI, DSO, DSCLKピン)

(C) 第2グループの命令を供給する際に第1の複数ピン

正しい記載・・・第2グループの命令を供給する際に第2の複数ピン

上記(A), (B)及び(C)の記載が誤記であることは、発明の詳細な説明欄 の実施例の説明と請求項1の記載とを照らし合わせて検討すれば、明白である。

本願発明と実施例との対応関係

本願発明は, 本願発明は、第1グループの命令が実行される「第1のモード」、第2グループの命令が実行される「第2のモード」のいずれのモードでも動作し得る「データプ ロセッサ」に関するものである。

以下に述べるとおり、請求項1の「データプロセッサ」は、実施例においては第 1図に図示されたCPU11に対応し(後記i),「第1のモード」,「第2のモード」は、それぞれ、実施例における「正規モード」(甲第4号証28頁),「バッ クグラウンドデバッグモード」(デバッグモード)(同28頁)に対応する(後記 ii)。

そして、ピンに関して、請求項1の記載に誤記がある(後記iii)。 i 「データプロセッサ」の対応関係

実施例を示す第1図において、実行手段52、53、54を含むCPU11への正規命令は、IMB12から供給される。実行手段に対して命令を供給するIMB12がCPU11の外部にあり、マイクロコンピュータ10の内部にあるのであるから、請求項1の「データプロセッサ」に当たるものは、第1図のCPU11である。なお、被告は、「データプロセッサ」に当たるものは第1図のマイクロコンピュータ10であると主張するが、誤りである。

ii 動作モードの対応関係

「実行手段」は、第1グループの命令を実行する「第1モード」又は第2グループの命令を実行する「第2モード」で動作する(請求項1の記載)。

「通信手段」は、第1グループの命令を供給する場合にはマスターモードで動作し、第2グループの命令を供給する場合にはスレーブモードで動作する(請求項1の記載)。

一方、発明の詳細な説明には、「動作の正規モードでは、バスコントローラ50は命令とデータオペランドをメモリよりバスマスタとして・・・データバスとアドレスバスを経由で取出す」(同28頁16行~29頁1行)、及び「バックグラウンドデバッグモードの時に(通信手段の一部である)直列インタフェース55がスレーブとして動作させる選択は本発明の提示した実施例の特徴である。」(同35頁13行~15行)との記載があり、これらによれば、実施例の「通信手段」は「正規モード」のときにマスターモードで動作し、「デバッグモード」の時にスレーブモードで動作する。

そうすると、本願発明の「第1のモード」(第1グループの命令を実行する。)は、実施例の「正規モード」に対応し、「第2のモード」(第2グループの命令を実行する。)は、実施例の「デバッグモード」に対応する。

iii 「ピン」の対応関係

(実施例のピンの説明) データプロセッサであるCPU11は、2種類の外部接続ピンを有する。1つは、インターモジュールバスIMB12に接続するピン(バスピン)であり、もう一つは「IPIPE/DSO, IFETCH/DSI, BKPT/DSCLK」で参照されるピンである(同8頁17行から末行)。

バスピンは、正規モード(第1のモード)の際に、正規命令(第1グループの命令)を取り出すのに用いられる(同10頁4、5行)。

IPIPE/DSO等は、デバッグモード(第2のモード」)の際にデバッグ命令を受け取るのに用いられる(同頁6行から8行)。

(実施例の動作説明) 正規モード(第1のモード)において、バスコントローラ50は、命令とデータオペランドをメモリ(14)より、データバスとアドレスバス(第1図のIMB12)を経由して取り出す(明細書28頁16行から29頁1行)。つまり、正規命令(第1グループの命令)は、第1図のバスピン(第4図のDATAピン、ADDRESSピン)を使用して供給される。

供給された正規命令は、バスコントローラ50からIRパイプ51を通過する(同29頁1,2行)。

IRパイプの多段階からの各出力はシーケンサ53に供給され、マイクロコード54に入力を与える。マイクロコード54は、またシーケンサ53に入力する。マイクロコード54の出力は、実行装置52の動作を制御する入力を与える(同29頁3行から7行)。これらの実行装置52、シーケンサ52及びマイクロコード54は、請求項1の実行手段に対応する。

シーケンサ53は、出力信号IPIPEとIFETCHを与えるので、外部開発システムはIRパイプ51の内容を連続的に監視できる(同29頁12行から15行)。すなわち、正規命令を供給する際に支援機能開発のために、出力信号IPIPEとIFETCHを利用できる。つまり、第1グループの命令(正規命令)を供給する際に、支援機能開発のために第2のピンを使用することができるのである。第2モードとしてのデバッグモードにおいて、第2グループ命令としてのデバッグ命令は、直列インタフェース50により、IRパイプへよる。通信手段である。

第2モードとしてのデバッグモードにおいて、第2グループ命令としてのデバッグ命令は、直列インタフェース55によりIRパイプへ与えられる。通信手段としての直列インタフェース55は、第2のピンであるDSIピンを経由してこれらの命令を受け取る(34頁19行から35頁5行)。つまり、第2グループの命令を供給する際には、第2のピンであるDSIピンを使用する。

(説明のまとめ)

以上のとおり、CPU11は、2種の外部接続ピン(「バスピン」及び「IPIP E/DSO, IFETCH/DSI, BKPT/DSCLK」ピン)を有しており、①正規モード(第1のモード)においては、正規命令(第1グループの命令) をオンボードメモリ14からIMB12を経由して取り出す。すなわち,バスピンが正 規命令(第1グループの命令)の入力のために使用される。同時に、実行手段中の シーケンサ53が出力信号IPIPEとIFETCHを「IPIPE/DSO,IF ETCH/DSDLK」ピンから出力するので、外部開発システムがこの出力信号を利用して実行手段の内容を監視する。すなわち、「<math>IPIPE/DSO, IFETCH/DSDLK」が支援機能開発のために使用される。

②また、デバッグモード(「第2のモード」)においては、デバッグ命令(「第 2グループの命令」)を「IPIPE/DSO」ピンを経由して受け取る。すなわ ち、IPIPE/DSO、IFETCH/DSI、BKPT/DSCLK」ピン

は、デバッグ命令の入力のためにも使用される。

以上のことから、「第1の複数ピン」、「第2の複数ピン」は、それぞれ「データプロセッサ」(CPU11)の「バスピン」、「IPIPE/DSO、IFETCH/DSI、BKPT/DSCLK」ピンに対応することがわかる。

(イ) 誤記であることの明白性

請求項1と実施例との対応関係は、上記①のとおりであるところ、請求項1をそ の文言どおりに理解したのでは、以下のとおり、請求項1と実施例とが対応しないという技術的矛盾を生じるのであるから、記載(A)、(B) 及び(C) が誤記であるこ とは、明白である。

「第 1 の複数ピン(<u>バスピン</u>)」(記載(A))の誤記 「第 1 グループの命令を供給する際に第 2 の複数ピンの各々を使用 請求項1は. しないか或いは支援機能開発のためにのみ使用する」と記載する。このことは、第 1グループの命令が、2つの複数ピンのうち、第1の複数ピンを使用して、供給さ れることを意味する。

ところが、実施例においては、前述のとおり、正規命令は、メモリ14からインタ モジュールバスIMB12を経由しバスピン(IMB12へ接続するCPU11のピン) を介して供給されるのであって、マイクロコンピュータの外部からシリアルI/Oピンを介して供給されるのではない。また、実施例のシリアルI/Oピンは、命令の供給には関与しないものであるから、これが「第1の複数ピン」であるとするこ とは矛盾する。

したがって,記載(A) の「第1の複数ピン(シリアルI/Oピン)」が正しくは 「第1の複数ピン(バスピン)」と記載されるべき誤記であることは明白である。

第2の複数ピン(外部<u>バス</u>ピン)」(記載(B))の誤記

請求項1の記載によれば、本願発明は、「第1グループの命令を供給する際に第 2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用する。」 これに対して、実施例では、前述のとおり、正規モードにおいて「IFETCH /DSI,IPIPE/DSOピン」を支援機能開発に使用する。また,前記のと おり、正規命令(第1グループの命令)の供給にはバスピンを使用し、 IFETC H/DSI, IPIPE/DSOピンは使用しない。すなわち、正規命令を供給す る際には、IFETCH/DSI、IPIPE/DSOピンを使用し、支援機能開

発のために使用する。 また、第2複数ピンが外部バスピンに対応するとすると、正規命令の供給に使用するはずのバスピンを使用しないことになり、矛盾する。 したがって、「第2の複数ピン(外部バスピン)」が、正しくは、「第2の複数 ピン(外部DSI、DSO、DSCLKピン)」と記載されるべき誤記であること は、明白である。

「第2グループの命令を供給する際に<u>第1の</u>複数ピンを使用し」 iii 載(C)) の誤記

、実施例では、前述のとおり、デバッグ命令(第2グループの命令)はDSIピン (前述のとおり「第2の複数ピン」に対応する)を介して供給される。 、また、第1グループの命令の供給に使用するのが第1の複数ピンであることは前

述のとおりであるから、請求項1を文字どおりに読むと、第1グループの命令を供 給する際にも第2グループの命令を供給する際にも,同じ「第1の複数ピン」を使

用するという矛盾を生ずる。 したがって、記載(C)の「第2グループの命令を供給する際に第1の複数ピンを使 用する」が、正しくは、「第2グループの命令を供給する際に第2の複数ピンを使

用する」と記載されるべき誤記であることは明白である。

(3) まとめ

以上のとおり, 請求項1は、これをその文言どおり読んだときには当業者にとっ て自明な技術的矛盾を含むものであり、特許請求の範囲の記載のみからでは発明の 要旨を認定することができない。したがって、本願発明の要旨は、明細書の記載全 体から判断して誤記を訂正した上で、誤記訂正後の請求項1の記載に基づいて認定 されるべきであった。審決は、これを怠り、誤記を含んだままの請求項1の記載に基づいて本願発明の要旨を認定しているから、その要旨認定は誤りであり、この誤りが引用例との対比の判断に影響を及ぼすことが明らかである。

取消事由3(刊行物記載の発明との対比における一致点の認定の誤り)

審決は、刊行物には本願発明の「モードスイッチ手段」に相当するものが記載さ れていないのに,「通常モードが指定された場合には,ROM13からの命令出力を 選択し、当該選択された命令は命令デコーダによってデコードされて命令の実行に必要な内部ブロックに動作信号を出力し、その一方で、入出力ポートを介して入力する命令は選択しないようにしており、これら構成は、本願発明における、第1動作モード・第2動作モート間で切換える際に受ける。 が前記第1グループの命令を実行する際に通信手段スレーブモードで動作すること を阻止する、モードスイッチ手段に相当する。」と認定して、「モードスイッチ手 段」を本願発明と刊行物記載の発明の一致点と認定しているが、誤りである。この 誤りは、引用例との対比における本願発明の進歩性の判断の結論に影響を及ぼすこ とが明らかである。

- (1) 刊行物には、審決のいう「通常モードが指定された場合には、 カポートを介して入力する命令は選択しないようにしており」に相当する記載は存 在せず、本願発明の「前記実行手段が前記第1グループの命令を実行する際に前記 通信手段が前記スレーブモードで動作することを阻止する。モードスイッチ手段」 は開示されていない。
- (2) 刊行物の「リセット端子4及び3値デコーダ(RES)」は、 「モード切 替信号を出力する」点では本願発明の「モードスイッチ手段」に対応するものの、「通信手段がスレーブモードで動作することを阻止する」点は開示されていない。
 (3)審決は、本件発明の「モードスイッチ手段」に対応する刊行物記載の構成
- ごつき、「これら構成は」(審決書15頁7行)との曖昧な記載を用いるだけで、
- 具体的な構成を指摘していない。 (4)以上のとおり、「モードスイッチ手段」を相違点とせず、相違点として、 「本願発明において、通信手段は、第1の複数ピン(シリアル1/0ピン)と第2 の複数ピン(外部バスピン)とに結合され、第2グループの命令を供給する際に第1の複数ピンを使用し、第1グループの命令を供給する際に第2の複数ピンの各々 を使用しないか或いは支援機能開発のためにのみ使用するとしているのに対し、上 記刊行物記載の発明の入出力ポートは,通常モードにおいては,外部バスとの入出 カに用いられ、デバックモードにおいて、入出カポートの外部端子PC及びPDを 介して外部から命令を入力するよう動作している点」のみを挙げ、 「その余ではー 致する。」とした審決の認定は、誤りであり、この誤りが審決の結論に影響を及ぼ すことは明らかである。

取消事由4(進歩性の判断の誤り)

仮に、本願発明の要旨を審決のように請求項1の記載だけから認定したとして も、審決が、本願発明は刊行物記載の発明に基づいて当業者が容易に発明をするこ とができたものと判断したことは誤りである。

(1) 審決の認定判断

審決は、本願発明と刊行物記載の発明とを対比し、
① 相違点として、本願発明において「通信手段は、第1の複数ピン(シリアル I / Oピン)と第2の複数ピン(外部バスピン)とに結合され、第2グループの命令を供給する際に第1の複数ピンを使用し、第1グループの命令を供給する際に第 2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用する」と しているのに対し、刊行物記載の発明において「入出力ポートは、通常モードにお いては、外部バスとの入出力に用いられ、デバックモードにおいて、入出力ポート の外部端子PC及びPDを介して外部から命令を入力するように動作して」いる点 を挙げたうえ、

相違点についての判断として、 1 刊行物には、i 「命令を外部から入力するための命令入力端子を追加 **2** – 1 の端子として設けることについて示唆されており」(審決書17頁10行~12 行), ii. 「外部端子から直列に命令を入力することについても示唆されて」おり (審決書18頁4, 5行), さらに、iii. 「デバック・モードにおいて、マイクロ コンピュータの内部の状態(たとえば、参照されたメモリの内容等)をモニタする 事についても言及されている」(審決書18頁18行~20行)から、 刊行物記載の発明において、「本願発明の第1の複数ピン(シリアルI/Oピ

ン)に相当する。外部から命令を直列に入力し、あるいは外部に内部状態を出力す るような追加の端子を設け、本願発明のように、通信手段は、第1の複数ピン(シ <u>リアル I / Oピン)と第2の複数ピン(外部バスピン)とに結合されるとする</u>こと 、当業者が容易になし得ることにすぎない。」(審決書19頁1行~9行) ②-2 刊行物記載の発明の「入出カポートは、デバック・モードにおいては、

- 入出カポートの外部端子PC及びPDを介して外部から命令を入力するように動作 するものの、通常モードにおいては、外部バスとの入出力に用いられるに留まり、 また、通常モードにおいて実行される命令は、ROM13からの選択回路(MU X) 20を介して命令デコーダに供給されるようになっていることからすると、上記 のように追加の端子を設ける場合にあっては、デバック・モードにおいて、 <u>加の端子から命令を入力し、</u>あるいは内部状態をモニタするようにすることは<u>当業</u> 者が適宜なし得ることにすぎず」(審決書)19頁10行~20頁1行)
- 「通常モードにおいて実行される命令は,ROM13から選択回路(MU X) 20を介して命令デコーダに供給されるようになっており、外部端子PA14、PB15、PC16、PD17の各々を使用しないようになっていることからすると、本願 発明において、通信手段が、第2グループの命令を供給する際に第1の複数ピンを 使用し、第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか 或は支援機能開発のためにのみ使用するとすることは、当業者が適宜なし得ること にずぎない。」(審決書20頁1行~11行) と判断した。
 - 対比に関する判断の誤り (2)

審決における上記(1)の判断は、誤っている。

本願発明と刊行物記載の発明との対応関係に関する誤り

(ア) 刊行物記載の発明の「通常モード」は、本願発明の「第1のモー ド」に対応する(審決14頁もこれを認めている。)。刊行物記載の発明では、 「通常モード」において、命令デコーダ12がROM13からの選択回路20を介して出 力される命令をデコードして、その命令の実行に必要な内部ブロックに動作信号を 出力する。

本願発明では、「第1のモード」において、第1の複数ピンを使用して第1グループの命令を供給する(なぜなら、「第1のモード」では「第2の複数ピン」は支援機能開発用以外に使用しないからである。請求項1の記載参照)。

したがって、刊行物記載の発明の「ROM13からのピン」は、本願発明の「第1 の複数ピン」に対応する。

刊行物には,外部端子以外に命令等を供給する端子が存在しないから,刊行物記 載の発明の「入出力ポート」は、本願発明の「第2の複数ピン」に対応する(審決 もこの対応関係に基づいて、刊行物記載の発明のデバッグモードにおける入出力ポ 一トの外部端子の使用を説明している(審決書13頁)。)

(イ) 以上のとおり、刊行物記載の発明の「ROM13からのピン」及び 「外部端子PA14, PB15, PC16, PD17」は、それぞれ、本願発明の「第1複数ピン」及び「第2複数ピン」に対応するものである。

「上記刊行物記載の発明において、本願発明の第1の複数ビン (シリアル 1/0ピン) に相当する、外部から命令を直列に入力し、あるいは外部 に内部状態を出力するような追加の端子を設け」(審決書19頁)と述べ、刊行物記載の発明の外部端子(PA14、PB15、PC16、PD17)を本願発明の「第1の複数ピン」に対応させる一方で、「(刊行物記載の発明では)通常モードにおいて 実行される命令は、・・・外部端子PA14、PB15、PC16、PD17の各々を使用 しないようになっている」(審決書20頁)と述べ、刊行物記載の発明の「外部端 子」を本願発明の「第2複数ピン」にも対応させるという矛盾した認定を行ってい

審決は、このような矛盾した認定に基づいて進歩性の判断をしたものであり、そ

の結論は誤りである。

イ 進歩性の判断の誤り

本願発明の進歩性に関する審決の前記(1)の①から③の認定判断は、誤りである。

(ア) 「追加の端子」を設けること(前記(1)の①)について

審決は、刊行物記載の発明において、「本願発明の第1の複数ピン(シリアルI/Oピン)に相当する、外部から命令を直接に入力し、或いは外部に内部状態を出力するような追加の端子を設け、本願発明のように、通信手段は、第1の複数ピン(シリアルI/Oピン)と第2の複数ピン(外部バスピン)とに結合されるとすることは、当業者が容易になし得ることにすぎない。」とするが、誤りである。

本願発明の「第1の複数ピン」は、前記アのとおり、刊行物記載の発明でいえばROM13からMUX20へのバスに接続されるピンに対応するものであって、審決がいうような、外部への接続を目的とした「外部から命令を直接に入力し、あるいは外部に内部状態を出力するような端子」ではない。したがって、刊行物記載の発明に「追加の端子」を設ける余地はない。審決がこのような誤りをしたのは、本願発明の第1の複数ピンが「シリアル $I \angle O$ ピン」(本件明細書第1図)であるという解釈に固執して、本願発明と刊行物記載の発明との間のピンの対応関係を誤って理解したことによる。

(イ) 「デバッグ・モードにおいて追加の端子から命令を入力し、あるい は内部状態をモニターすること」(前記(1)の②)について

審決は、「(刊行物記載の発明に)追加の端子を設ける場合にあっては、デバック・モードにおいて、上記追加の端子から命令を入力し、あるいは内部状態をモニタするようにすることは当業者が適宜なし得ることにすぎず」とするが、誤りである。

刊行物には、審決の認定を支持するような記載はない。また、本願発明は、明細書の開示内容に基づいて正しく技術的意義を理解すれば、「第2グループの命令を供給する際に第2の複数ピンを使用する」と解されるべきものであって、この点に関しても、審決の認定は本願発明を技術的に理解した上でなされたものとはいえない。

(ウ) 「第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用すること」(前記(1)の③)について

審決は、「そして、通常モードにおいて実行される命令は、ROM13からの選択回路(MUX)20を介して命令デコーダに供給されるようになっており、外部端子PA14、PB15、PC16、PD17の各々を使用しないようになっていることからすると、本願発明において、通信手段が、第2グループの命令を供給する際に第1の複数ピンを使用し、第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用するとすることは、当業者が適宜なし得ることにすぎない。」と認定するが、誤りである。

宜なし得ることにすぎない。」と認定するが、誤りである。 本願発明の「第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用する」という特徴は、刊行物には記載されていない。すなわち、刊行物には、「通常モードの・・・各ブロック動作を説明する。・・・外部端子PA14、PB15、PC16、PD17は、・・・・いわゆる入出力ポートとして動作する」(甲第3号証4頁右下欄12行から5頁左上欄1行)と記載されており、これによれば、刊行物記載の発明において、通常モード(第1動作モード)では外部端子PA14、PB15、PC16、PD17(第2複数ピン)は通常の入出力ポートとして使用するだけである。

審決は、刊行物記載の発明においては「通常モードにおいて実行される命令は、・・・外部端子PA14、PB15、PC16、PD17の各々を使用しないようになっている」と認定し、そのことを根拠として、刊行物記載の発明において「第1グループの命令を供給する際に第2の複数ピンの各々を使用しない・・・ことは、当業者が適宜なし得ることにすぎない。」と判断しているが、判断の根拠とされた認定自体が刊行物記載の発明の誤認に基づく誤った認定である。

また、審決は、請求項1の「第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか<u>或いは</u>支援機能開発のためにのみ使用する」という記載に関して、本願発明は、「第2の複数ピンの各々を使用しない」場合と「第2の複数ピンを他の目的のために使用する」場合の2つを「或いは」の語によって択一的に記載したものであるとの解釈に立って、刊行物記載の発明には通常モードにおいて

「第2の複数ピンの各々を使用しない」(外部端子PA14, PB15, PC16, PD 17を使用しないこと)場合が記載されているから、「本願発明において、通信手段 が、・・・・第1グループの命令を供給する際に第2の複数ピンの各々を使用しな いか或いは支援機能開発のためにのみ使用するとすることは、当業者が適宜なし得 ることにすぎにない。」と判断している。しかし、請求項1の前記記載は、第2の複数ピンは第1のモードでは支援機能開発のためにのみ使用し他の目的には使用し ない、という意味である。実施例をみても、「第2の複数ピン」としては一種類の 複数ピンしか存在しないから、本願発明が「第2の複数ピンの各々を使用しない」 「第2の複数ピンを他の目的のために使用する」場合の2つを択一的に記 載したものと解することはできないのであって,本願発明は1つの発明としてその 特許性を判断すべきである。

被告の反論の骨子

取消事由1 (審理手続の瑕疵)に対して

審判官がとった審理手続上の措置について何ら違法な点はない。原告が引用する最高裁判決(最判平成3年3月8日)は、発明の要旨認定に際して、特許請求の範 囲の記載が「一見してその記載が誤記であることが明らかである場合」に発明の詳 細な説明の記載を参酌することができることを説示するにとどまり、拒絶理由を通知しなければならないことまで説示するものではない。

取消事由2(発明の要旨認定の誤り)に対して

原告は、請求項1の記載に誤記があると主張するが、原告が誤記と主張する記 載(A), (B), (C) は, 「誤記」とは認められない。原告が誤記の訂正と称して主 張していることは,結局のところ,発明の構成要件を付加・削除し,本願発明の内 容を変更するものにほかならない。ましてや、本件で原告が主張する誤記は、「-見してその記載が誤記であることが明らかである場合」に該当するものでもない。

3 取消事由3に対して

- (1)原告は、刊行物には「入出力ポートを介して入力する命令は選択しないようにして」との記載はないので、「モードスイッチ手段」は相違点であると主張するが、刊行物記載の発明で、選択回路(MUX20)がROM13からの命令を選択し たときは、審決が認定した「入出力ポートを介して入力する命令は選択しないよう にして」に該当するから、審決の認定に誤りはない。
- (2)原告は,刊行物には「リセット端子4及び3価デコーダ(RES)」が 「通信手段がスレーブモードで動作することを阻止する」ことの開示がないので、 「モードスイッチ手段」は相違点であると主張するが、審決の認定に誤りはない。
- (3) 原告は、審決は「これらの構成は」との曖昧な記載を用いるだけで、本願 発明と刊行物記載の発明との対応関係を明示していないと主張するが、「これらの構成」とは、その前後の関係から、「通常モードとデバッグ・モードのいずれかの モードを選択するモード切り替え信号が3価デコーダ(RES)により選択回路 (MUX) 20に出力され、通常モードが指定された場合には、ROM13からの命令 出力を選択し、当該選択された命令は命令デコーダによってデコードされて命令の 実行に必要な内部ブロックに動作信号を出力し、その一方で、入出力ポートを介して入力する命令は選択しないようにしており」との構成を指称することが明らかで あり、審決に誤りはない。

4 取消事由4に対して

本願発明と刊行物記載の発明との対応関係に関する原告の主張に対して 動作モード

「通常モード時の命令」(刊行物記載の発明)は「第1グループの命令」(本願発明)に相当する。しかし、このことから、「第1のモード(本願発明)と通常モード(刊行物)とが対応し、第2のモード(本願発明)とデバッグモード(刊行物)とが対応し、第2のセード(本願発明)とデバッグモード(刊行 物)とが対応する」ことを導くのは無理である。

「第1の複数ピン」については,「したがって,刊行物記載の発明において,本 願発明の第1の複数ピン(シリアルI/Oピン)に相当する、外部から命令を直列 に入力し、あるいは外部に内部状態を出力するような追加の端子を設け」(審決書 19頁1行から5行)、及び、「追加の端子を設ける場合にあっては、デバック・

モードにおいて、上記追加の端子から命令を入力し、あるいは内部状態をモニタするようにすることは当業者が適宜なし得ることにすぎず」(同)19頁18行~20頁1行)と記載したとおりである。

原告は、本願発明においては、第1グループの命令が第1の複数ピンより供給されるという前提に基づき、本願発明の「第1の複数ピン」に対応するものは、ROM13から選択回路(MUX)20を介して出力されるマスターモードのための命令(第1グループの命令)を供給するのに使用される「ROM13からのピン」(ROM13からバスに接続されるピン)であると主張する。しかし、本願発明には、第1グループの命令を第1の複数ピンより供給する旨の記載はないから、原告の主張は失当である。そもそも、刊行物には「ROMからのバスに接続されるピン」についての記載はないし、技術常識上、そのようなピンは存在し得ない。また、特許請求の範囲には「第1の複数ピン(シリアル1/Oピン)」と明記されているのであるから、この点からも原告の主張は失当である。

なお、原告は、審決が「第1の複数ピン」を刊行物の「追加の端子」すなわち「外部端子PA14、PB15、PC16、PD17」に対応させていると主張するが、この両者は等しいものではない。

ウ 第2の複数ピン

本願発明は、後記(4)イのとおり、「第1グループの命令を供給する際に第2の複数ピンの各々を使用しない」発明(本願発明A)と「第1グループの命令を供給する際に第2の複数ピンを支援機能開発のためにのみ使用する」発明(本願発明A)とから成るものであって、本願発明Bの特許性の判断に関しては、支援機能開発に使用する「第2の複数ピン(外部バスピン)」と対応するのは、刊行物の既存の外部端子PA14、PB15、PC16、PD17である。
(2) ピンの対応関係に関する審決の認定が矛盾しているとの主張に対して

(2) ピンの対応関係に関する審決の認定が矛盾しているとの主張に対して原告は、刊行物記載の発明において、「本願発明の第1の複数ピン(シリアルI/Oピン)に相当する、外部から命令を直列に入力し、あるいは外部に内部状態を出力するような追加の端子を設け」(審決書19頁2行から5行)という認定と「通常モードにおいて実行される命令はROM13から選択回路(MUX)20を介して命令デコーダに供給されるようになっている」(同20頁2行から6行)という認定との間には、ピンの対応関係に関して矛盾があると主張するが、主張のような矛盾はなく、審決の認定は正当である。原告の主張は、デバックモードと通常モードとにおける記述を混乱して理解したものにすぎない。

(3)進歩性について

ア 「追加の端子」を設けることについて

原告の主張は、本願発明の「第1の複数ピン」が「バスピン」(第1図においてIMB12に接続するCPU11のピン)であることを前提とするものと解されるところ、本願発明の「第1の複数ピン」は、請求項1に「第1の複数ピン(シリアルI/Oピン)」と記載されているとおりのものであるから、原告の主張はその前提において既に失当である。刊行物記載の発明に、シリアルI/Oピンに対応するような「追加の端子」を設けることは、当業者が適宜なし得ることであって、審決の認定に誤りはない。

イ 「デバッグ・モードにおいて追加の端子から命令を入力し、あるいは内部状態をモニターすること」(前記(1)の②)及び「第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用すること」(前記(1)の③)について

原告は、刊行物には「第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用する」ことは記載されていないと主張する。

しかし、請求項1の「第1グループの命令を供給する際に第2の複数ピンの各々を使用しないか或いは支援機能開発のためにのみ使用する」は、「第2の複数ピンを他の目的のためにの各々を使用しない」場合(選択肢A)と「第2の複数ピンを他の目的のために使用する」場合(選択肢B)の2つを「或いは」の語を用いて択一的に記載したものであり、本願発明は「第1グループの命令を供給する際に第2の複数ピンを使用しない」発明(本願発明A)と「第1グループの命令を供給する際に第2の複数ピンの各々を支援機能開発のためにのみ使用する」発明(本願発明B)とからなる。したがって、本願発明A又は本願発明Bのいずれか一方にでも特許性がないときは、本願発明全体として特許性がないことになるが、本願発明Aに関しては、刊行物記載の発明では、通常モード時の命令(本願発明の「第1グループの命令」に相当す

る。) はROM13から供給され、入出力ポート(「第2の複数ピン」に対応す る。)を使用しては供給されないものであるから、「第1グループの命令を供給す る際に第2の複数ピンの各々を使用しない」構成が記載されている。また,本願発 明Bに関しては、刊行物記載の発明では、デバッグ・モードにおいて、マ イクロコンピュータの内部状態(メモリの内容等)をモニタすることから,第2の 複数ピンを「支援機能開発のためにのみ使用する」構成が記載されている。

「第2の複数ピン」と対応するのは、刊行物の既存の外部端子であり、追加の端子ではない。そして、既存の外部端子をどのように使用するかは使用者が適宜決めることにすぎないから、審決は、「本願発明において・・・支援機能開発のためにのなる思するとはするようによるない。 トラマー のみ使用するとすることは、当業者が適宜なし得ることにすぎない。」と認定して

いるのであって、審決の認定に誤りはない。 以上のとおり、刊行物には、A、Bいずれの選択肢についても記載されているか ら、刊行物には「第1グループの命令を供給する際に第2の複数ピンの各々を使用 しないか或いは支援機能開発のためにのみ使用する」ことにつき記載も示唆もない という原告の主張は失当である。

第5 当裁判所の判断

取消事由1 (審理手続の瑕疵)について

原告は、本願発明の特許請求の範囲(請求項1)には明白な誤記があるにもかか 審決が誤記を含んだままの特許請求の範囲の記載に基づいて本願発明の要 旨を認定したことについては、審理手続上の瑕疵があると主張する。

(1)特許出願の審査は、出願人が特許を受けようとする発明を対象としてなされるものであるところ、特許を受けようとする発明は、願書に添付した明細書の特 許請求の範囲に記載されるのであるから、その要旨の認定は、特許請求の範囲の記載に基づいて行うべきものである。そして、発明の要旨認定に当たって、特許請求 の範囲に記載された用語や表現の意味が明瞭でないとか、特許請求の範囲の記載が 文理上明瞭でないなどの場合には、特許請求の範囲の記載がいかなる内容を表現し たものであるかを正確に理解するために、明細書の他の記載を参酌することができるが、特許請求の範囲の記載に不明瞭な点がなく、その記載自体において撞着する点も見当たらず、特許請求の範囲の記載に基づいて出願に係る発明の要旨を認定す るのに特段の支障がない場合にまで、明細書の他の記載を参酌して発明の要旨を認 定しなければならないものではない。

本件においては、請求項1の記載自体は明瞭であり、その記載の限りにおいて撞 着する点も見当たらず、願書に添付した図面において使用した符号(特許法施行規 則様式29の備考13(ロ)参照)を括弧内に記したものと認められる「(シリアルI/Oピン)」、「(外部バスピン)」等の記載と第1図及び第4図を照らし合わ せて請求項1を読んだときに、意味が通じないというようなものでもないと認められるから、請求項1をその記載どおりのものとして、本願発明の要旨を認定した手 続に何ら法的に咎められるべき点は存しない。

この点について、原告は、あくまでも誤記であると主張するが、明らかな表記ミ スであるといえないことはもとより,請求項1の記載それ自体から誤記であると想 到することが当業者の常識や理解に照らして可能であるともいえない。

したがって、審決が、請求項1の記載をそのまま本願発明の要旨認定の基礎とし たことは正当であって、その点に何ら原告の主張するような手続上の瑕疵はないと いうべきである。

(2) なお、原告は、特許法36条違反を理由とする拒絶理由の通知があれば、特許請求の範囲の記載の誤記を訂正する補正をすることができたのに、補正の機会 を与えることなくなされた拒絶審決は、正当な手続を踏んでおらず、違法である旨 主張するので、この点につき補足する。

法が一定の期間を限って、願書に添付した明細書の補正を認めている趣旨は、 細書の記載に初めから完全を期することが困難であること等を考慮したものと解される。本件において、原告が誤記を含むと主張する請求項1の記載は、昭和63年 10月29日になされた特許出願から9年余を経てなされた補正によるものであ り、補正制度の前記趣旨に照らせば、審判段階に至ってなされる補正は、明細書の 記載内容についての十分な検討を経たものであることが要請されているというべき である。しかも,前記(1)のとおり,原告が誤記を含むと主張する請求項1の記 載は、そのままでは理解できないというようなものではない。

これらの事情を勘案すれば、原告の上記主張に理由がないことは明らかであっ

て、審判官には、特許法36条違反を理由とする拒絶理由を通知をすべき義務がないことはもとより、上記拒絶理由を通知することが適切であったということもできない。

(3)以上のとおりであるから、原告主張の取消事由1は理由がない。

2 取消事由2 (要旨認定の誤り) について

原告は、本願発明の特許請求の範囲には明白な誤記があるから、本願発明の要旨は、誤記を原告の主張する正しい記載に訂正(読み替え)した上で、正しい記載に基づいて認定されるべきであり、訂正されない特許請求の範囲の文言に基づいて発明の要旨を認定した審決は、本願発明の要旨認定を誤ったものであると主張する。

- しかし、原告の主張は、以下に述べる理由により、採用することができない。 (1)出願に係る発明、すなわち、出願人が特許を請求する発明として特許請求 の範囲に記載した発明の要旨は、その特許請求の範囲の記載に基づいて認定すべき ものである。その際に、発明の内容を明確に理解するために、発明の詳細な説明を 参酌することはできるが、それはあくまでも特許請求の範囲に記載された事項の範 囲内で行うべきものであって、これを越えて、特許請求の範囲の記載自体からは導 き出すことができないような事項を、特許請求の範囲の記載に含まれているものと して、発明の要旨を認定することが容認されるものではない。
- (2)原告は、請求項1の記載と発明の詳細な説明、特に実施例の説明との間に齟齬があることを指摘することによって、請求項1には誤記があることが明白であると主張し、本願発明の要旨は、誤記を訂正した後の請求項1の正しい記載に従って認定されるべきであると主張する。確かに、本願発明の請求項1の記載には、発明の詳細な説明との対応関係について理解しづらい点があり(ただし、このことから直ちに請求項1に「明白な誤記」が存在することを認め得るわけではない。)、原告もそのことを理由に、特許請求の範囲の記載を、原告の主張するような実施例に対応する「正しい記載」に読み替えて、発明の要旨を認定すべきであると主張しているものと解される。

しかしながら、特許出願に係る発明の要旨は、願書に添付した明細書の特許請求の範囲の記載に基づいて認定すべきものであって、直接、明細書の発明の詳細な説明欄の記載に基づいて認定すべきものではない。もし、特許請求の範囲の記載から把握される発明と明細書中に開示された実施例とが対応していなければ、特許を受けようとする発明は発明の詳細な説明に記載されたものでなければならないという要件を満たさないことになるだけである。発明の詳細な説明及び実施例に対応させ要件を満たさないことになるだけである。発明の詳細な説明及び実施例に対応させるべく、読み替え前と後とで特許請求の範囲に記載された技術内容を実質的に変更するような読み替え(訂正)を行い、その読み替えた語句に基づいて発明の要旨を認定することは許されないものというべきである。

(3) したがって、原告主張の取消事由2も理由がない。

3 取消事由3について

(1)原告は、刊行物には「入出力ポートを介して入力する命令は選択しないようにして」との記載はないことを根拠に、「モードスイッチ手段」は相違点であると主張するが、刊行物記載の発明では、選択回路(MUX20)がROM13からの命令を選択したときは、審決が認定したように、「その一方で、入出力ポートを介して入力する命令は選択しないようにして」あるのであるから、審決が相違点であるとした認定に誤りはない。

(2)原告は、刊行物には「リセット端子4及び3価デコーダ(RES)」が 「通信手段がスレーブモードで動作することを阻止する」ことの開示がないことを

根拠に、「モードスイッチ手段」は相違点であると主張する。

しかしながら、審決は、刊行物記載の発明では、「通常モードとデバッグ・モードのいずれかのモードを選択するモード切り換え信号が3価デコーダ(RES)により選択回路(MUX)20に出力され、通常モードが指定された場合には、ROM 13からの命令出力を選択し、当該選択された命令は命令デコーダによってデコードされて命令の実行に必要な内部ブロックに動作信号を出力し、その一方で、入出力ポートを介して入力する命令は選択しないようにしており、これら構成は、本願発明における、第1動作モード・第2動作モード間で切換えを行うモードスイッチ手段であり、実行手段が第1グループの命令を実行する際に通信手段がスレーブモードで動作することを阻止する、モードスイッチ手段に相当する」(審決書14頁18行から15頁12行)と認定しているのであって、審決の認定に誤りはない。

- (3) 審決が刊行物についてした「通常モードとデバッグ・モードのいずれかの モードを指定するモード切り替え信号が3値デコーダ(RES)より選択回路(MU X)20に出力され,通常モードが指定された場合には,ROM13からの命令出力を選 択し、当該選択された命令は命令デコーダによってデコードされて命令の実行に必要な内部ブロックに動作信号を出力し、その一方で、入出力ポートを介して入力す る命令は選択しないようにしており」との認定に誤りはなく、「これら構成」は、 かかる記載中の各回路要素とそれらの動作を総合したものを示すことは、文脈上、明らかである。そして、この総合したものが「第1動作モード・第2動作モード間で切換えを行うモードスイッチ手段であり、実行手段が第1グループの命令を実行する際に通信手段がスレーブモードで動作することを阻止する」ことが認められ る。「モードスイッチ手段」を一致点とした審決の認定に誤りはない。
 - (4)以上のとおり、原告主張の取消事由3は理由がない。

取消事由4(進歩性の判断の誤り)について

原告は、仮に本願発明を審決のように特許請求の範囲の記載だけから認定したと しても、本願発明は刊行物記載の発明から容易に発明をすることができたものでは ないと主張する。

(1) 本願発明について

本願の特許請求の範囲の記載は前記第2の2に認定したとおりであり, れば、本願発明は、実行手段へと命令を供給する「通信手段」が、「第1の複数ピ ン」及び「第2の複数ピン」の2種類の複数ピンに結合される構成を有し、上記「通信手段」は、第1グループの命令と第2グループの命令をそれぞれ「実行手段」に供給する2つの異なるモード(マスターモードとスレーブモード)で動作す るものである。なお、本願発明における上記2種類の複数ピンが、いずれも「デ タプロセッサ」の外部端子であることは争いがないが,原告は, 「第1の複数ピ ン」及び「第2の複数ピン」がマイクロコンピュータ10内のCPU11の2つの端子 (バスピン及び外部IPIPE/DSI, IFETCH/DSI, BKPT/DS CLKピン)であると主張するのに対し、被告は、マイクロコンピュータ10の端子 (シリアルI/Oピン及び外部バスピン)であると主張している。 (2)刊行物記載の発明と本願発明との対応関係について(争いのない事項と争

いのある事項)

「第1・第2グループの命令」及び「実行手段」 ア

「刊行物記載の発明において、ROM13から読み出された命令及び外部 端子より入力された命令は命令デコーダによりデコードされ、そのデコード信号が ALU等の命令の実行に必要な内部ブロックに供給されて命令が順次実行されるよ うになっているところ、これらの構成は、本願発明における・・・実行手段に、相 当する」(審決書12頁)と認定している。

審決の上記認定は、刊行物記載の発明の「ROM13から読み出された命令」及び 「外部端子から入力された命令」を、本願発明の実行手段に供給される2種類の命令(「第1グループの命令」及び「第2グループの命令」)に対応させ、刊行物記 載の発明の「命令デコーダ及びALU」を本願発明の「実行手段」に対応させたも のであることが明らかである。

イ 「通信手段」と「マスターモード・スレーブモード」 審決は、「刊行物記載の発明において、入出カポート(外部端子PA14、PB 15、PC16、PD17及びプログラム・コントローラPAC21、PBC22、PCC23、 PDC24) は、デバック・モードが指定されている場合には、・・外部からの命令 を選択回路(MUX)20に出力し、選択回路(MUX)20は、指定されたデバッグ・ モードの指定に応じて、当該命令を選択して命令デコーダに供給するよう動作し また、ROM13から読み出された命令も選択回路(MUX) 20に出力され、選択回路 (MUX) 20は、通常モードの指定に応じて、当該命令を選択して命令デコーダに供給するよう動作しているところ、入出力ポート及び選択回路は、命令を命令デコーダに供給する手段であるから、これらの構成は、本願発明における、複数の命令を実行手段へと供給するための通信手段に相当する。」(審決書13頁)と認定し ている。

上記認定は,刊行物記載の発明の「入出カポート」(外部端子及びプログラム・ コントローラ)及び「選択回路」を本願発明の「通信手段」に対応させたものであ ることが明らかである。

また、審決は、「入出力ポート及び選択回路は、ROM13から読み出した命令を

命令デコーダに供給するよう選択動作し、また、外部からの命令を命令デコーダに供給するよう選択動作しているから、・・・これらの動作は、本願発明の通信手段 が「前記第1グループの命令を供給するマスターモードと前記第2グループの命令 を供給するスレーブモードとで動作し」とする点に相当する。」(審決書14頁) と認定している。

上記認定は,刊行物記載の発明の「ROM13から読み出した命令を命令デコーダ に供給するよう選択動作」すること、「外部からの命令を命令デコーダに供給するよう選択動作」することを、それぞれ本願発明の「マスターモード」、「スレーブモード」に対応させたものであることが明らかである。

「モードスイッチ手段」

刊行物記載の発明の「通常モードとデバッグ・モードのいずれかのモー ドを指定するモード切り替え信号が3値デコーダ(RES)より選択回路(MU X)20に出力され・・・」るようにした構成を、本願発明における「モードスイッチ 手段」に相当すると認定している(審決書14頁~15頁)。 エ 審決の認定に係るアないしウの対応関係については、原告も積極的に争

っておらず、審決の認定に誤りがあるとは認められない。

なお、原告は、モードスイッチ手段は相違点であると主張している(原告主張 の取消事由3)が、その主張は、刊行物記載の発明の「リセット端子3及び3値デコーダ(RES)は、モード切り替え信号を出力する点ではモードスイッチ手段に 対応するものの「通信手段がスレーブモードで動作すること阻止する」ものではな いというものであり、対応関係自体を争う趣旨とは認められない。

オ 実行手段が実行されるモードについては、原告が、刊行物記載の発明の「通常モード」、「デバッグ・モード」は、それぞれ本願発明の「第1のモード」、「第2のモード」に対応すると主張するのに対し、被告は、そのような対応 関係を導くことはできないと主張する。

(3) 刊行物記載の発明と本願発明との対比判断について ア 2種類の複数ピン

審決は,上記(2)のアないしウのように刊行物記載の発明と本願発明とを対応 させた後、両発明の相違点として、「本願発明において、通信手段は、第1の複数ピン(シリアルI/Oピン)と第2の複数ピン(外部バスピン)に結合され、第2グループの命令を供給する際に第1の複数ピンを使用し、第1グループの命令を供給する際に第2の移りを使用しないかあるいは支援機能開発のためにの給する際に第2の複数ピンの各々を使用しないかあるいは支援機能開発のためにの み使用するとしているのに対し、刊行物記載の発明の入出力ポートは、通常モード においては、外部バスとの入出力に用いられ、デバッグモードにおいて、入出力ポ 一トの外部端子PC及びPDを介して外部から命令を入力するようにしている点」 (審決書15頁)を挙げる。

審決の上記認定は、刊行物記載の発明のシングル・チップ・マイクロコンピュ-タには、通信手段に結合される2種の複数ピン(「第1の複数ピン」と「第2の複 数ピン」) のうちの一方に相当するもの(外部端子PA14, PB15, PC16, PD 17) が存在するのみで、もう一方に対応するものが存在しないことを認めているも のということができる。

刊行物記載の発明において追加の端子を設け、これを本願発明のように 使用することの容易性

そこで、刊行物記載の発明に、審決のいうように、もう1種類のピンとして、命令を外部から入力するための命令入力端子を通信手段に結合する「追加の端子」として設け、これを本願発明のように使用することが容易かどうかを検討する。

(ア) 審決のした認定判断

審決は、刊行物には「追加の端子」を設けることにつき示唆があるから、刊行物 記載の発明にもう1種類の外部端子を「追加の端子」として設け、これら2種の外 部端子を本願発明のような態様で使用することは想到容易なことである旨判断し

その判断の骨子は以下のとおりである。

審決は、まず、刊行物中の次の記載; 「この様に、現在行われている評価チップによるシングル・チップ・マイク ロコンピュータのプログラム開発は、技術の進歩に対して、柔軟性に欠けるという この欠点をなくするために、次の様なシングル・チップ・マイクロコ ンピュータが考案されている。すなわち,命令を外部から入力するための命令入力 端子と、命令を外部から入力するか、または、内部のROMの出力を使用するかを 指定する端子をその目的のためだけに備えたものである。この方法によれば、プログラムを評価する評価用チップと、目的とするシングル・チップ・マイクロコンピュータは同一であるので、前述の評価用チップのような柔軟性の問題は解決される。しかし、上記の追加された端子は「シングル・チップ・マイクロコンピュータ」として使用する場合は不要のものであるため、プログラムの開発が終了し、実際の装置に組み込まれた時点では、ほとんどの場合無駄にパッケージの端子を用いているにすぎないため、パッケージの端子制限のきびしいシングル・チップ・マイクロコンピュータにとって、パッケージの端子を利用する端子効率が悪いという別の問題がある。」(甲第3号証3頁左上欄17行~右上欄19行)を引用し(審決書16頁~17頁)、

(イ) 審決のした上記判断の当否

審決が引用した刊行物(甲第3号証)の上記記載((ア)、①)に、従来のシングル・チップ・マイクロコンピュータにおける一般的事項としての「追加の端子」が示唆されていることは容易に看取されることであるから、刊行物記載のシングル・チップ・マイクロコンピュータに「追加の端子」を設けて、2種類の複数ピンを設けた構成とすることは、当業者が容易に想到するところであるということができる。

こまた、刊行物記載のシングル・チップ・マイクロコンピュータに「追加の端子」を設けた場合、通信手段が「追加の端子」と既存のピンという2種類の複数ピンに結合され、この2種類の複数ピンを使用して実行手段へと2種類の命令を供給するという本願発明の通信手段の構成とすることは、当業者が容易に想到し得ることである。

(4) したがって、原告主張の取消事由4も理由がない。

第6 結論

以上のとおり,原告の主張する取消事由1ないし4はいずれも理由がないから,

原告の請求は棄却されるべきである。

東京高等裁判所第18民事部

裁判長裁判官 塚 原 朋 一

裁判官 古 城 春 実

裁判官 田 中 昌 利