

(別紙)

被告物件説明 1

1. 被告物件 1 (LV5700) の説明

1. 図面の説明

第 1 図は、被告物件 1 の構成を示すブロック図である。

第 2 図は、第 1 図中のトリガ生成手段の構成を示すブロック図である。

2. 符号の説明

- 101 SDI 信号入力端子
- 102 外部同期入力端子
- 103 トリガ生成手段
- 104 波形表示部
- 105 デジタル信号処理部
- 200 同期分離器
- 201 位相比較器
- 202 カウンタ 1
- 203 ラッチ回路
- 204 水平同期信号発生回路
- 205 カウンタ 2
- 206 一致検出回路

3. 被告物件 1 の構成について

(1) ブロックの構成

被告物件 1 は、第 1 図に示すように、SDI 信号入力端子 (101) と外部同期入力端子 (102) と、当該外部同期入力端子に接続されたトリガ生成手段 (103) と、当該トリガ生成手段の出力であるトリガ信号及び SDI 信号入力端子 (101) からの入力信号の双方が入力される波形表示部 (104) を備える。波形表示部 (104) は、SDI 信号端子 (101) に接続されるデジタル信号処理部 (105) を有し、このデジタル信号処理部は、パラレル・クロックと内部水平同期信号を発生する。

トリガ生成手段 (103) は、波形表示部 (104) が生成する内部水平同期信号、及びパラレル・クロック (PCLK) を受ける。トリガ生成手段 (103) は、第 2 図に示すように、外部同期入力端子 (102) に接続された同期分離器 (200) と、当該同期分離器 (200) の出力 (NTSC フレーム・パルス信号) に接続された位相比較器 (201) と、当該位相比較器 (201) の出力を受ける水平同期信号発生回路 (204) とを有する。

位相比較器 (201) は、パラレル・クロックと内部水平同期信号を受けるカウンタ 1 (202)

と、該カウンタ 1 (202) の出力 (カウンタ値) と同期分離器 (200) の出力 (NTSC フレーム・パルス信号) とを受けるラッチ回路 (203) を有し、NTSC フレーム・パルスと内部水平同期信号との位相差を検出する。

水平同期信号発生回路 (204) は、パラレル・クロックと内部水平同期信号を受けるカウンタ 2 (205) と、該カウンタ 2 (205) の出力と位相比較器 (201) の出力 (位相差情報) とを受ける一致検出回路 (206) を有する。

(2) 動作説明

① 被告物件 1 に入力する外部同期入力信号および SDI 信号のフォーマットはいくつかある。

被告物件 1 は、外部同期入力端子 (102) に NTSC (フォーマット 525i/59.94) のブラック・バースト信号が入力された場合、SDI 信号入力端子 (101) に入力して同期状態で波形表示できる SDI 信号のフォーマットは、1035i/59.94、1080i/59.94、1080p/29.97、1080PsF/29.97、720p/59.94、525i/59.94 である。また、外部同期入力端子 (102) に PAL (フォーマット 625i/50) のブラック・バースト信号が入力された場合、SDI 信号入力端子 (101) に入力して同期状態で波形表示できる SDI 信号のフォーマットは、1080i/50、1080p/25、1080PsF/25、625i/50 である。

② 第 1 図に示すように、SDI 入力端子 (101) から、第 1 の走査線数 (例えば 1 フレーム当たり 1125 本) を持ち、所定の垂直同期周波数 (例えば $60/1.001 = \text{約 } 59.94\text{Hz}$) の垂直同期信号、及び、所定の水平同期周波数 (例えば $(60/1.001) \times (1125/2) = \text{約 } 33.716\text{KHz}$) の水平同期信号を持つ SDI 信号が入力される。

(注 1 : なお、上記 () 内の数字は例示であり、SDI 信号がフォーマット 1080i/59.94 の信号である場合を示す。)

また、外部同期入力端子 (102) から、所定の第 2 の走査線数 (例えば 1 フレーム当たり 525 本) を持ち、所定の垂直同期周波数 (例えば $60/1.001 = \text{約 } 59.94\text{Hz}$) の垂直同期信号、及び、所定の水平同期周波数 (例えば、 $(60/1.001) \times 525/2 = \text{約 } 15.734 (\text{kHz})$)、の水平同期信号を持つ、NTSC のブラック・バースト信号がトリガ生成手段 (103) に入力される。

(注 2 = なお、上記 () 内の数字は例示であり、外部同期信号がフォーマット 525i/59.94 のブラック・バーストである場合を示す。)

トリガ生成手段 (103) は、前記 NTSC のブラック・バースト信号をもとにして、所定のトリガ信号を生成・出力する。この生成されるトリガ信号には、NTSC のブラック・バースト信号の前記所定のフレーム周波数 (例えば $\text{約 } 59.94/2\text{Hz}$) の周期 (例えば $\text{約 } (1/59.94) \times 2 (\text{秒})$) を前記第 1 の走査線数 (例えば 1 フレーム当たり 1125 本) で等分した周期の水平同期信号が含まれる。さらに、このトリガ信号は、前記 NTSC のブラック・バースト信号の

フレーム・パルスと同じ位相に固定される。次に、このようにして生成・発生されたトリガ信号及びSDI信号入力端子（101）から入力されたSDI信号の双方が波形表示部（104）に入力され、当該波形表示部（104）は、当該トリガ信号を基準に、当該SDI信号の波形を表示する。表示されるSDI信号の波形にあっては、当該トリガ信号の水平同期信号に対する当該SDI信号の位相のずれが映像的に表示される。

③ トリガ生成手段の説明

第1図を参照して、波形表示部（104）の内部について本説明に関係する部分を説明する。

デジタル信号処理部（105）は、SDI信号入力端子（101）に供給されたSDI信号から、波形データ、内部水平同期信号、パラレル・クロック（PCLK）を生成する。

次に、第2図を参照してトリガ生成手段（103）の動作を説明する。

同期分離器（200）は、外部同期入力端子（102）に供給されたNTSCブラック・バースト信号からNTSCのフレーム・パルスを分離する。なおフレーム・パルスとは、垂直同期信号の1つおきに発生するパルスである。

位相比較器（201）は、上記フレーム・パルスと、SDI信号入力端子（101）に接続されたデジタル信号処理部（105）から入力される内部水平同期信号との位相差を位相差情報として出力する。位相差情報値はパラレル・クロックの個数で示され、NTSCブラック・バーストのフレーム・パルスに位相ロックした値になる。

水平同期信号発生回路（204）は、内部水平同期信号を基準にして、内部水平同期信号と同じ周期でかつ位相差情報の値だけ位相がシフトしたトリガ信号を出力する。位相差情報は、NTSCブラック・バーストのフレーム・パルスに位相ロックしている。

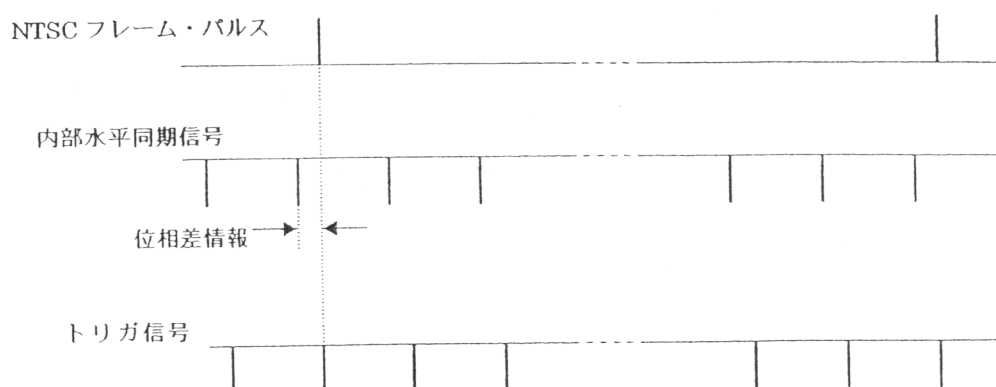
位相比較器（201）と水平同期信号発生器（204）の動作を、より詳細に説明する。

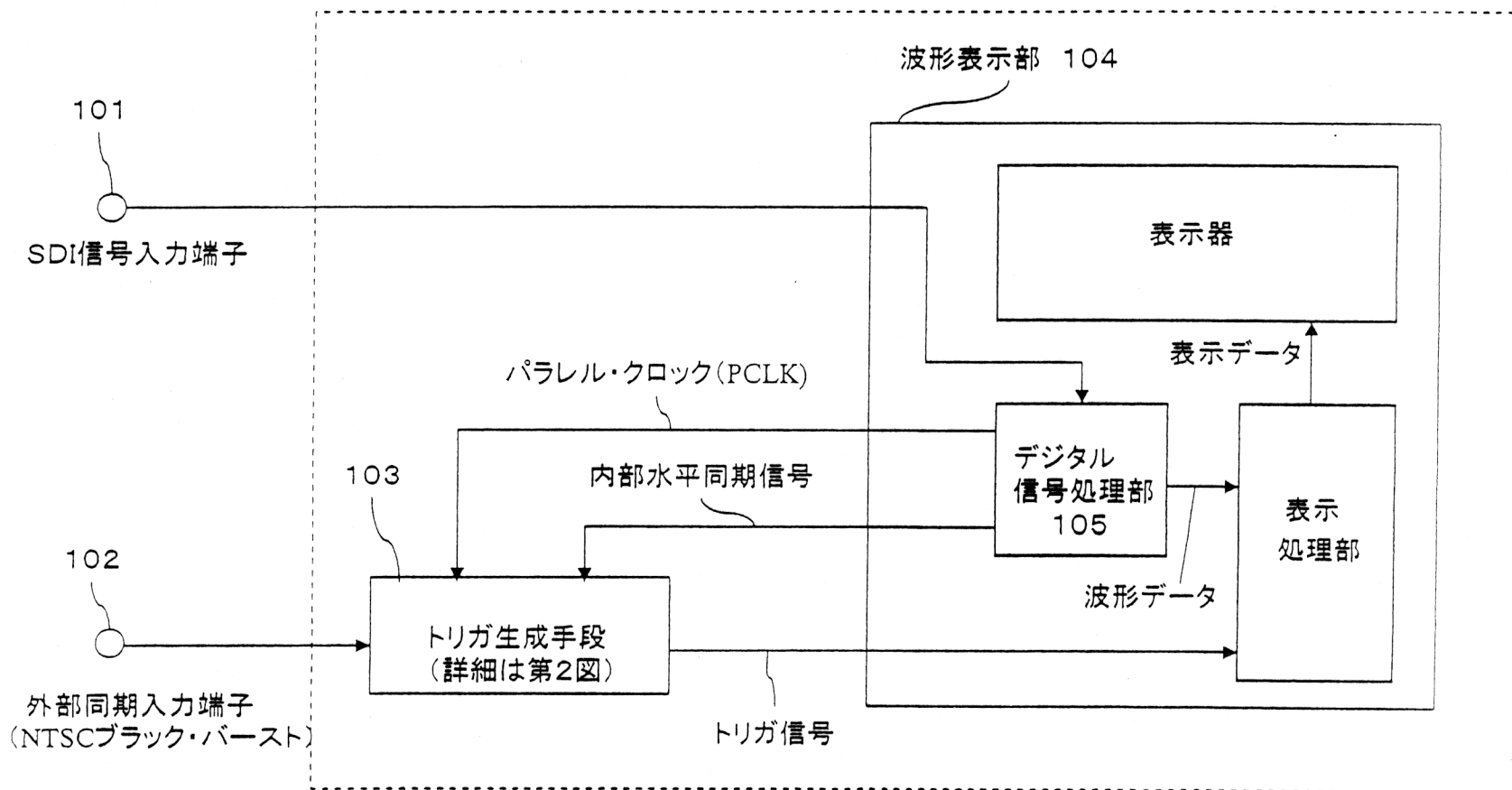
位相比較器（201）のカウンタ1（202）は、内部水平同期信号でリセットされ、パラレル・クロック（PCLK）を受け、0～2199までのカウンタ1のカウント値を繰り返し出力する。カウンタ1（202）は内部水平同期信号でリセットされるので、カウンタ1のカウント値が0のとき、内部水平同期信号に位相が一致していることを示す。位相比較器（201）のラッチ回路（203）は、カウンタ1のカウント値を受け、NTSCフレーム・パルスが供給されたときのカウンタ1のカウント値の値を保持し、保持した値を位相差情報として出力する。カウンタ1のカウント値の0は内部水平同期信号に位相が一致しているので、位相差情報は内部水平同期信号とNTSCフレーム・パルスとの位相差を表し、かつNTSCフレーム・パルスに位相ロックされている。

水平同期信号発生器（204）のカウンタ2（205）は、内部水平同期信号でリセットされ、パラレル・クロック（PCLK）を受け、0～2199までのカウント値を繰り返し出力する。一

致検出回路（206）は、カウンタ2のカウント値と位相差情報とを受け、カウンタ2のカウント値が位相差情報の値と一致した時、トリガ信号を出力する。位相差情報は NTSC フレーム・パルスに位相ロックされているから、トリガ信号は、NTSC フレーム・パルスに位相ロックされ、かつ内部水平同期信号の周期、すなわちハイビジョン信号の水平周期を持った信号になる。

なお、カウンタ1（202）と、カウンタ2（205）は全く同じ動作であるので、一つのカウンタを共用可能であるが、被告物件1は、設計の都合上ここで説明したようにカウンタを2つ用いている。

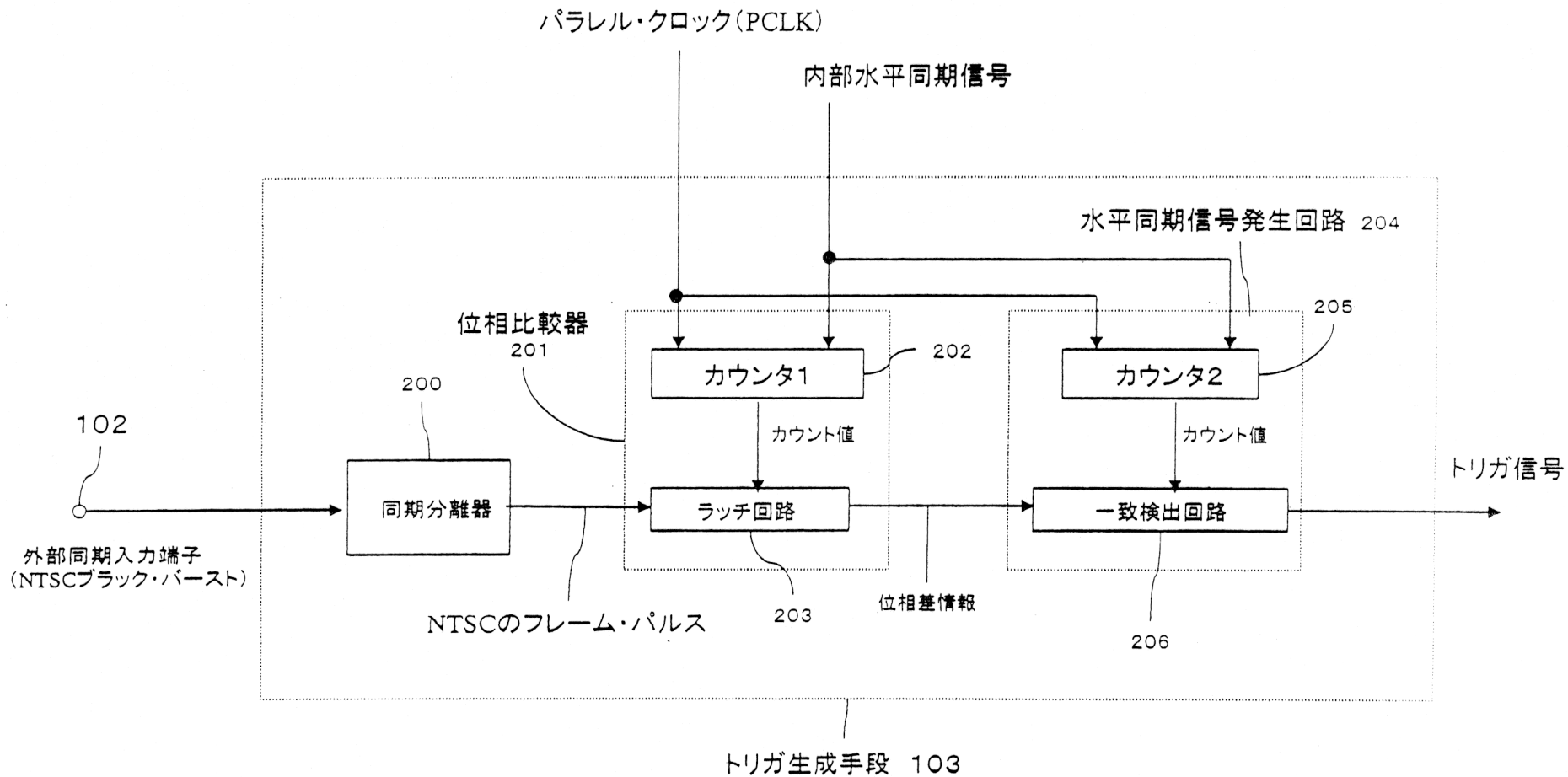




※ パラレル・クロック (PCLK): SDI信号より生成した基準クロック信号

※ 内部水平同期信号: SDI信号より生成した水平同期信号

第1図 被告物件1(LV5700) 構成ブロック図



※LV5700は垂直のトリガ信号も生成しているが
図は、水平トリガ信号発生 of 構成のみ示す

第2図 被告物件1(LV5700) トリガ生成手段構成ブロック図

(別紙)

被告物件説明 2

II. 被告物件 2 (LV5710) の説明

(注) LV5710 は、LV5700 に対し、SDTV 信号の波形観測機能を削除した製品であり、本件に関わる構成は、LV5700 と同一である。

1. 図面の説明

第 1 図は、被告物件 2 の構成を示すブロック図である。

第 2 図は、第 1 図中のトリガ生成手段の構成を示すブロック図である。

2. 符号の説明

- 3 0 1 SDI 信号入力端子
- 3 0 2 外部同期入力端子
- 3 0 3 トリガ生成手段
- 3 0 4 波形表示部
- 3 0 5 デジタル信号処理部
- 4 0 0 同期分離器
- 4 0 1 位相比較器
- 4 0 2 カウンタ 1
- 4 0 3 ラッチ回路
- 4 0 4 水平同期信号発生回路
- 4 0 5 カウンタ 2
- 4 0 6 一致検出回路

3. 被告物件 2 の構成について

(1) ブロックの構成

被告物件 2 は、第 1 図に示すように、SDI 信号入力端子 (301) と外部同期入力端子 (302) と、当該外部同期入力端子に接続されたトリガ生成手段 (303) と、当該トリガ生成手段の出力であるトリガ信号、及び SDI 信号入力端子 (301) からの入力信号の双方が入力される波形表示部 (304) を備える。波形表示部 (304) は、SDI 信号端子 (301) に接続されるデジタル信号処理部 (305) を有し、このデジタル信号処理部は、パラレル・クロックと内部水平同期信号を発生する。

トリガ生成手段 (303) は、波形表示部 (304) が生成する内部水平同期信号、及びパラレル・クロック (PCLK) を受ける。トリガ生成手段 (303) は、第 2 図に示すように、外部同期入力端子 (302) に接続された同期分離器 (400) と、当該同期分離器 (400) の出力 (NTSC フレーム・パルス信号) に接続された位相比較器 (401) と、当該位相比較器

(401) の出力を受ける水平同期信号発生回路 (404) とを有する。

位相比較器 (401) は、パラレル・クロックと内部水平同期信号を受けるカウンタ 1 (402) と、該カウンタ 1 (402) の出力 (カウンタ値) と同期分離器 (400) の出力 (NTSC フレーム・パルス信号) とを受けるラッチ回路 (403) を有し、NTSC フレーム・パルスと内部水平同期信号との位相差を検出する。

水平同期信号発生回路 (404) は、パラレル・クロックと内部水平同期信号を受けるカウンタ 2 (405) と、該カウンタ 2 (405) の出力と位相比較器 (401) の出力 (位相差情報) とを受ける一致検出回路 (406) を有する。

(2) 動作説明

① 被告物件 2 に入力する外部同期入力信号および SDI 信号のフォーマットはいくつかある。

被告物件 2 は、外部同期入力端子 (302) に NTSC (フォーマット 525i/59.94) のブラック・バースト信号が入力された場合、SDI 信号入力端子 (301) に入力して同期状態で波形表示できる SDI 信号のフォーマットは、1035i/59.94、1080i/59.94、1080p/29.97、1080PsF/29.97、720p/59.94、525i/59.94 である。また、外部同期入力端子 (302) に PAL (フォーマット 625i/50) のブラック・バースト信号が入力された場合、SDI 信号入力端子 (301) に入力して同期状態で波形表示できる SDI 信号のフォーマットは、1080i/50、1080p/25、1080PsF/25、625i/50 である。

② 第 3 図に示すように、SDI 入力端子 (301) から、第 1 の走査線数 (例えば 1 フレーム当り 1125 本) を持ち、所定の垂直同期周波数 (例えば $60/1.001 = \text{約 } 59.94\text{Hz}$) の垂直同期信号、及び、所定の水平同期周波数 (例えば $(60/1.001) \times (1125/2) = \text{約 } 33.716\text{KHz}$) の水平同期信号を持つ SDI 信号が入力される。

(注 1 : なお、上記 () 内の数字は例示であり、SDI 信号がフォーマット 1080i/59.94 の信号である場合を示す。)

また、外部同期入力端子 (302) から、所定の第 2 の走査線数 (例えば 1 フレーム当り 525 本) を持ち、所定の垂直同期周波数 (例えば $60/1.001 = \text{約 } 59.94\text{Hz}$) の垂直同期信号、及び、所定の水平同期周波数 (例えば、 $(60/1.001) \times 525/2 = \text{約 } 15.734 (\text{kHz})$)、の水平同期信号を持つ、NTSC のブラック・バースト信号がトリガ生成手段 (303) に入力される。

(注 2 = なお、上記 () 内の数字は例示であり、外部同期信号がフォーマット 525i/59.94 のブラック・バーストである場合を示す。)

トリガ生成手段 (303) は、前記 NTSC のブラック・バースト信号をもとにして、所定のトリガ信号を生成・出力する。この生成されるトリガ信号には、NTSC のブラック・バースト信号の前記所定のフレーム周波数 (例えば $\text{約 } 59.94/2\text{Hz}$) の周期 (例えば $\text{約 } (1/59.94)$)

×2(秒))を前記第1の走査線数(例えば1フレーム当り1125本)で等分した周期の水平同期信号が含まれる。さらに、このトリガ信号は、前記NTSCのブラック・バースト信号のフレーム・パルスと同じ位相に固定される。次に、このようにして生成・発生されたトリガ信号及びSDI信号入力端子(301)から入力されたSDI信号の双方が表示部(304)に入力され、当該波形表示部(304)は、当該トリガ信号を基準に、当該SDI信号の波形を表示するが、表示されるSDI信号の波形にあつては、当該トリガ信号の水平同期信号に対する当該SDI信号の位相のずれが映像的に表示される。

③ トリガ生成手段の説明

第1図を参照して、波形表示部(304)の内部について本説明に関係する部分を説明する。

デジタル信号処理部(305)は、SDI信号入力端子(301)に供給されたSDI信号から、波形データ、内部水平同期信号、パラレル・クロック(PCLK)を生成する。

次に、第2図を参照してトリガ生成手段(303)の動作を説明する。

同期分離器(400)は、外部同期入力端子(302)に供給されたNTSCブラック・バースト信号からNTSCのフレーム・パルスを分離する。なおフレーム・パルスとは、垂直同期信号の1つおきに発生するパルスである。

位相比較器(401)は、上記フレーム・パルスと、SDI信号入力端子(301)に接続されたデジタル信号処理部(305)から入力される内部水平同期信号との位相差を位相差情報として出力する。位相差情報値はパラレル・クロックの個数で示され、NTSCブラック・バーストのフレーム・パルスに位相ロックした値になる。水平同期信号発生回路(404)は、内部水平同期信号を基準にして、内部水平同期信号と同じ周期でかつ位相差情報の値だけ位相がシフトしたトリガ信号を出力する。位相差情報は、NTSCブラック・バーストのフレーム・パルスに位相ロックしている。

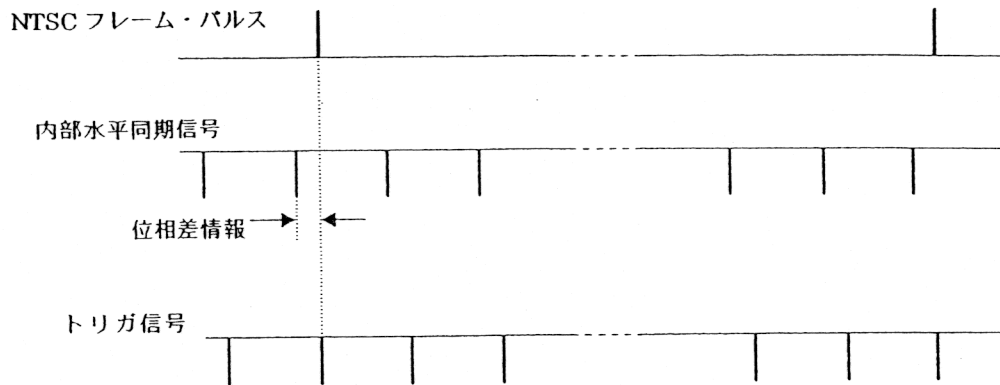
位相比較器(401)と水平同期信号発生器(404)の動作を、より詳細に説明する。

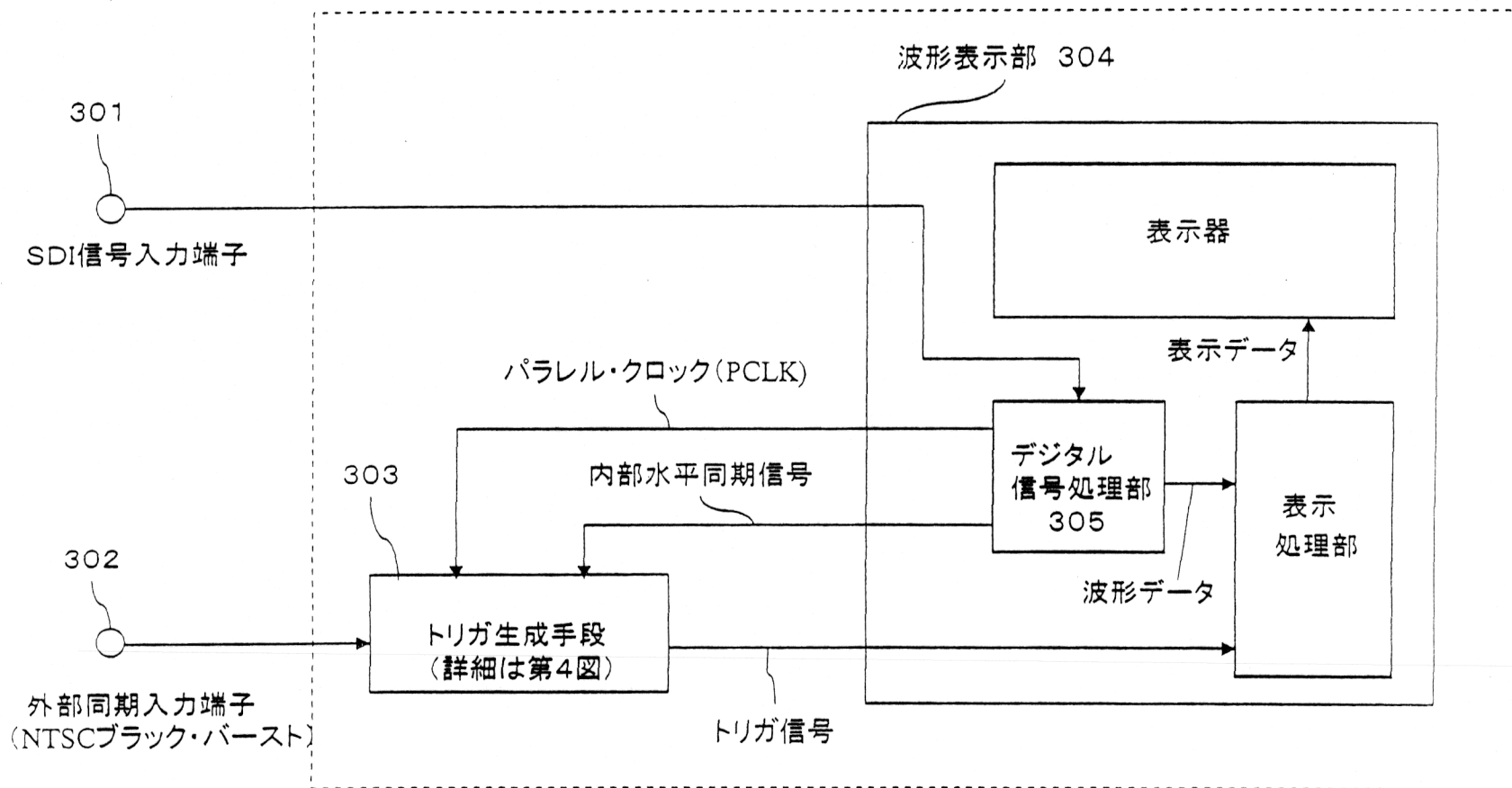
位相比較器(401)のカウンタ1(402)は、内部水平同期信号でリセットされパラレル・クロック(PCLK)を受け、0~2199までのカウンタ1のカウント値を繰り返し出力する。カウンタ1(402)は内部水平同期信号でリセットされるので、カウンタ1のカウント値が0のとき、内部水平同期信号に位相が一致していることを示す。位相比較器(401)のラッチ回路(403)は、カウンタ1のカウント値を受け、NTSCフレーム・パルスが供給されたときのカウンタ1のカウント値の値を保持し、保持した値を位相差情報として出力する。カウンタ1のカウント値の0は内部水平同期信号に位相が一致しているので、位相差情報は内部水平同期信号とNTSCフレーム・パルスとの位相差を表し、かつNTSCフレーム・パルスに位相ロックされている。

水平同期信号発生器(404)のカウンタ2(405)は、内部水平同期信号でリセットされパラレル・クロック(PCLK)を受け、0~2199までのカウント値を繰り返し出力する。一

致検出回路（406）は、カウンタ2のカウント値と位相差情報とを受け、カウンタ2のカウント値が位相差情報の値と一致した時、トリガ信号を出力する。位相差情報は NTSC フレーム・パルスに位相ロックされているから、トリガ信号は、NTSC フレーム・パルスに位相ロックされ、かつ内部水平同期信号の周期、すなわちハイビジョン信号の水平周期を持った信号になる。

なお、カウンタ1（402）と、カウンタ2（405）は全く同じ動作であるので、一つのカウンタを共用可能であるが、被告物件2は、設計の都合上ここで説明したようにカウンタを2つ用いている。

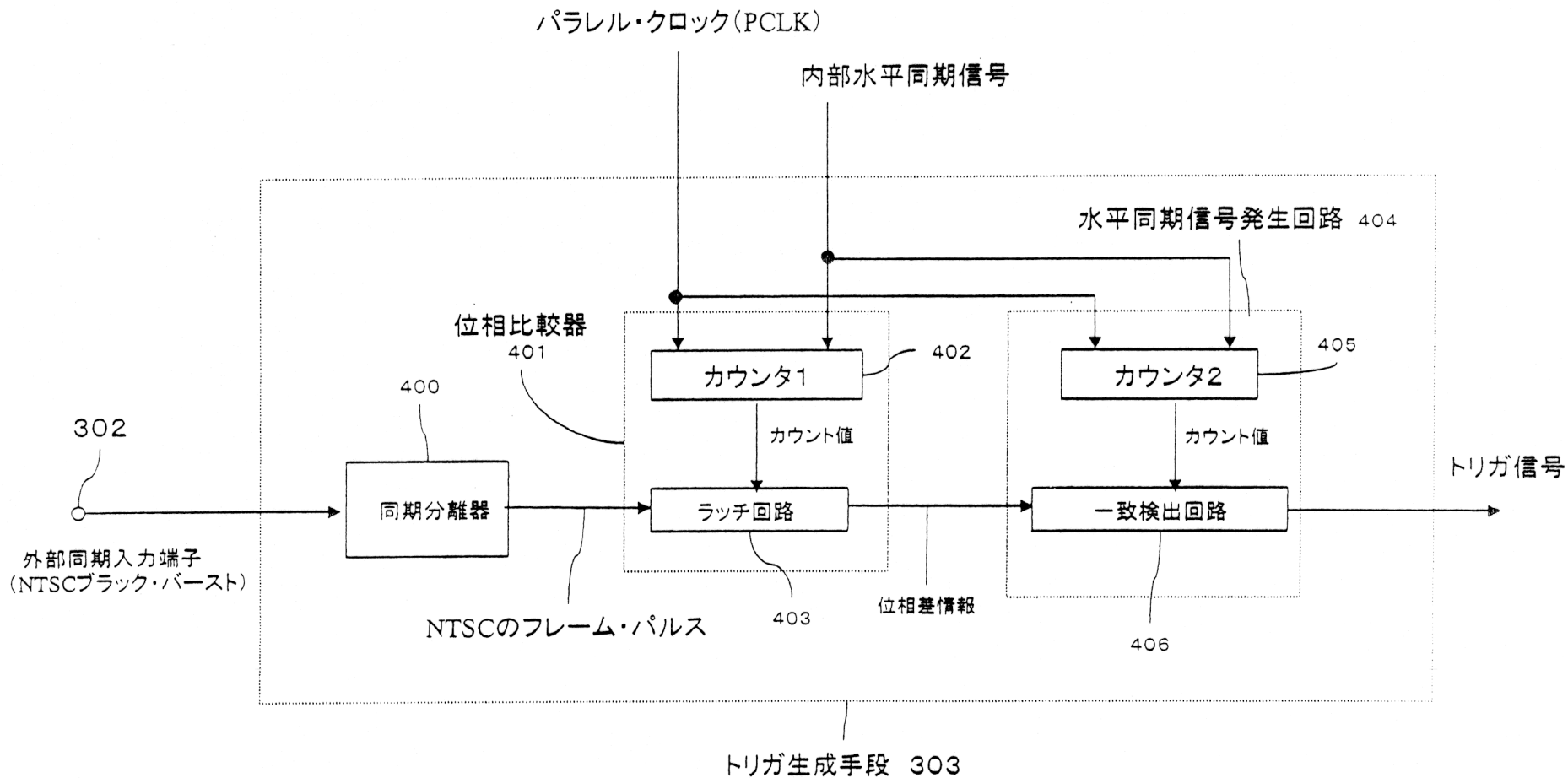




※ パラレル・クロック(PCLK): SDI信号より生成した基準クロック信号

※ 内部水平同期信号: SDI信号より生成した水平同期信号

第1図 被告物件2(LV5710) 構成ブロック図



※LV5710は垂直のトリガ信号も生成しているが
図は、水平トリガ信号発生構成のみ示す

第2図 被告物件2(LV5710) トリガ生成手段構成ブロック図

(別紙)

被告物件説明 3

Ⅲ. 被告物件 3 (L V 5 7 5 0) の説明

1. 図面の説明

第 1 図は、被告物件 3 の構成を示すブロック図である。

第 2 図は、第 1 図中のトリガ生成手段の構成を示すブロック図である。

2. 符号の説明

- 5 0 1 SDI 信号入力端子
- 5 0 2 外部同期入力端子
- 5 0 3 トリガ生成手段
- 5 0 4 波形表示部
- 5 0 5 デジタル信号処理部
- 6 0 0 同期分離器
- 6 0 1 位相比較器
- 6 0 2 カウンタ
- 6 0 3 ラッチ回路
- 6 0 4 水平同期信号発生回路
- 6 0 5 一致検出回路

3. 被告物件 3 の構成について

(1) ブロックの構成

被告物件 3 は、第 1 図に示すように、SDI 信号入力端子 (501) と外部同期入力端子 (502) と、当該外部同期入力端子に接続されたトリガ生成手段 (503) と、当該トリガ生成手段の出力であるトリガ信号及び SDI 信号入力端子 (501) からの入力信号の双方が入力される波形表示部 (504) を備える。波形表示部 (504) は、SDI 信号端子 (501) に接続されるデジタル信号処理部 (505) を有し、このデジタル信号処理部は、パラレル・クロックと内部水平同期信号を発生する。

トリガ生成手段は (503) は、波形表示部 (504) が生成する内部水平同期信号、及びパラレル・クロック (PCLK) を受ける。トリガ生成手段 (503) は、第 2 図に示すように、外部同期入力端子 (502) に接続された同期分離器 (600) と、当該同期分離器 (600) の出力 (NTSC フレーム・パルス信号) に接続された位相比較器 (601) と、当該位相比較器 (601) の出力を受ける水平同期信号発生回路 (604) とを有する。

位相比較器 (601) は、パラレル・クロックと内部水平同期信号を受けるカウンタ (602) と、該カウンタ 1 (602) の出力 (カウンタ値) と同期分離器 (600) の出力 (NTSC フレ

ーム・パルス信号)とを受けるラッチ回路(603)を有し、NTSC フレーム・パルスと内部水平同期信号との位相差を検出する。

水平同期信号発生回路(604)は、カウンタ(602)の出力と位相比較器(601)の出力(位相差情報)とを受ける一致検出回路(605)を有する。

(2) 動作説明

① 被告物件3に入力する外部同期入力信号およびSDI信号のフォーマットはいくつかある。

被告物件3は、外部同期入力端子(502)にNTSC(フォーマット525i/59.94)のブラック・バースト信号が入力された場合、SDI信号入力端子(501)に入力して同期状態で波形表示できるSDI信号のフォーマットは、1080i/59.94、1080p/29.97、1080PsF/29.97、720p/59.94、525i/59.94である。また、外部同期入力端子(502)にPAL(フォーマット625i/50)のブラック・バースト信号が入力された場合、SDI信号入力端子(501)に入力して同期状態で波形表示できるSDI信号のフォーマットは、1080i/50、1080p/25、1080PsF/25、625i/50である。

② 第1図に示すように、SDI入力端子(501)から、第1の走査線数(例えば1フレーム当たり1125本)を持ち、所定の垂直同期周波数(例えば $60/1.001 \approx 59.94\text{Hz}$)の垂直同期信号、及び、所定の水平同期周波数(例えば $(60/1.001) \times (1125/2) \approx 33.716\text{KHz}$)の水平同期信号を持つSDI信号が入力される。

(注1:なお、上記()内の数字は例示であり、SDI信号がフォーマット1080i/59.94の信号である場合を示す。)

また、外部同期入力端子(502)から、所定の第2の走査線数(例えば1フレーム当たり525本)を持ち、所定の垂直同期周波数(例えば $60/1.001 \approx 59.94\text{Hz}$)の垂直同期信号、及び、所定の水平同期周波数(例えば、 $(60/1.001) \times 525/2 \approx 15.734\text{kHz}$)、の水平同期信号を持つ、NTSCのブラック・バースト信号がトリガ生成手段(503)に入力される。

(注2=なお、上記()内の数字は例示であり、外部同期信号がフォーマット525i/59.94のブラッグ・バーストである場合を示す。)

トリガ生成手段(503)は、前記NTSCのブラック・バースト信号をもとにして、所定のトリガ信号を生成・出力する。この生成されるトリガ信号には、NTSCのブラック・バースト信号の前記所定のフレーム周波数(例えば $59.94/2\text{Hz}$)の周期(例えば $(1/59.94) \times 2(\text{秒})$)を前記第1の走査線数(例えば1フレーム当たり1125本)で等分した周期の水平同期信号が含まれる。さらに、このトリガ信号は、前記NTSCのブラック・バースト信号のフレーム・パルスと同じ位相に固定される。次に、このようにして生成・発生されたトリガ信号及びSDI信号入力端子(501)から入力されたSDI信号の双方が波形表示部(504)

に入力され、当該波形表示部（504）は、当該トリガ信号を基準に、当該 SDI 信号の波形を表示するが、表示される SDI 信号の波形にあつては、当該トリガ信号の水平同期信号に対する当該 SDI 信号の位相のずれが映像的に表示される。

③ トリガ生成手段の説明

第 1 図を参照して、波形表示部（504）の内部について本説明に関係する部分を説明する。

デジタル信号処理部（505）は、SDI 信号入力端子（501）に供給された SDI 信号から、波形データ、内部水平同期信号、パラレル・クロック（PCLK）を生成する。

次に、第 2 図を参照してトリガ生成手段（503）の動作を説明する。

同期分離器（600）は、外部同期入力端子（502）に供給された NTSC ブラック・バースト信号から NTSC のフレーム・パルスを分離する。なおフレーム・パルスとは、垂直同期信号の 1 つおきに発生するパルスである。

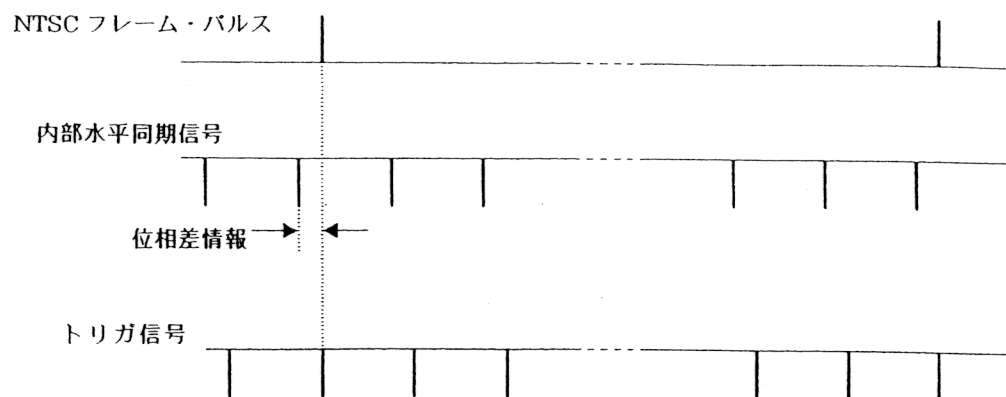
位相比較器（601）は、上記フレーム・パルスと、SDI 信号入力端子（501）に接続されたデジタル信号処理部（505）から入力される内部水平同期信号との位相差を位相差情報として出力する。位相差情報値はパラレル・クロックの個数で示され、NTSC ブラック・バーストのフレーム・パルスに位相ロックした値になる。

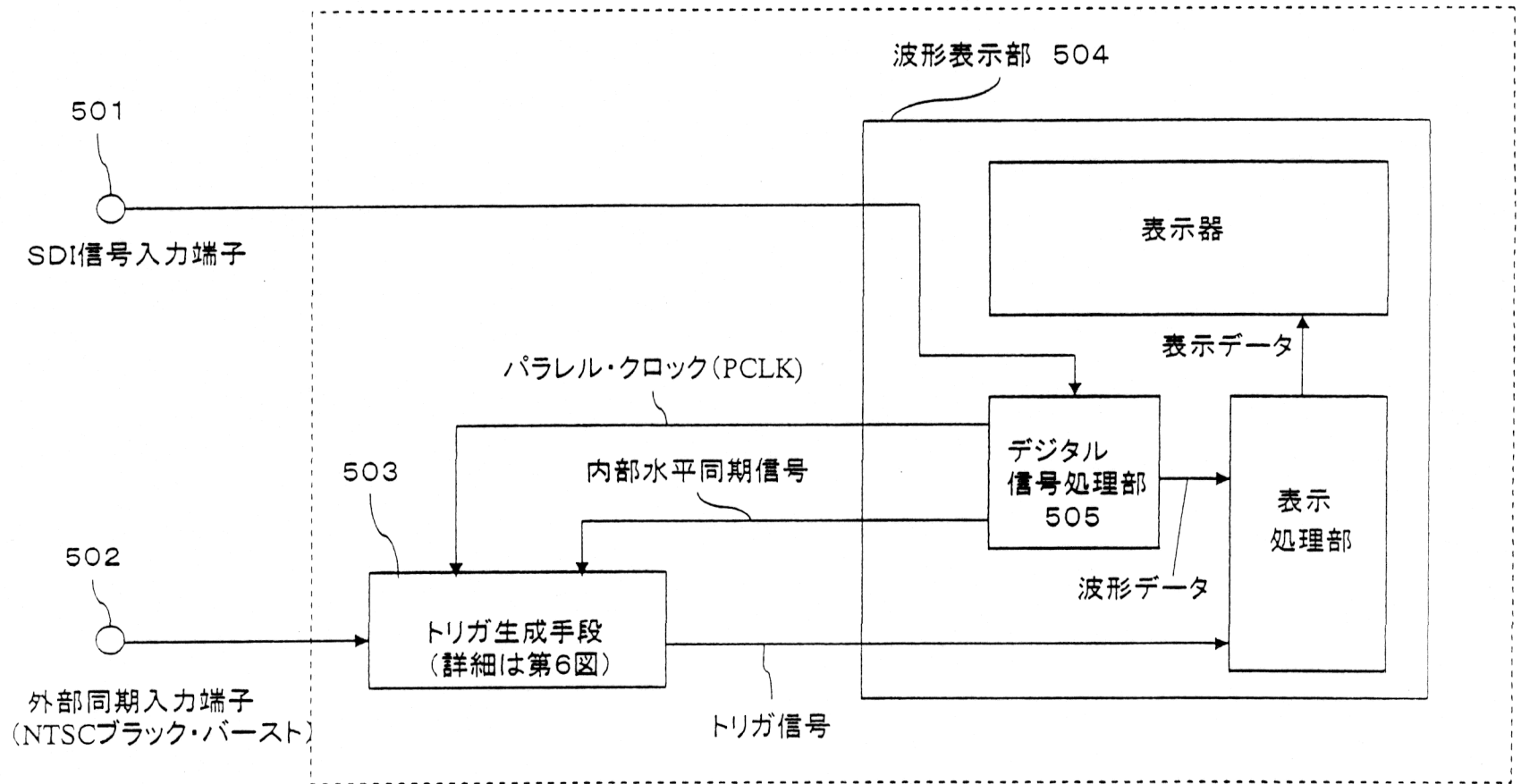
水平同期信号発生回路（604）は、内部水平同期信号を基準にして、内部水平同期信号と同じ周期でかつ位相差情報の値だけ位相がシフトしたトリガ信号を出力する。位相差情報は、NTSC ブラック・バーストのフレーム・パルスに位相ロックしている。

位相比較器（601）と、水平同期信号発生器（604）の動作を、より詳細に説明する。

位相比較器（601）のカウンタ（602）は、内部水平同期信号でリセットされ、パラレル・クロック（PCLK）を受け、0～2199 までのカウンタのカウント値を繰り返し出力する。カウンタ（602）は内部水平同期信号でリセットされるので、カウンタのカウント値が 0 のとき、内部水平同期信号に位相が一致していることを示す。位相比較器（601）のラッチ回路（603）は、カウンタのカウント値を受け、NTSC フレーム・パルスが供給されたときのカウンタのカウント値を保持し、保持した値を位相差情報として出力する。カウンタのカウント値の 0 は内部水平同期信号に位相が一致しているので、位相差情報は内部水平同期信号と NTSC フレーム・パルスとの位相差を表し、かつ NTSC フレーム・パルスに位相ロックされている。

水平同期信号発生器（604）の一致検出回路（605）は、カウンタ（602）のカウント値と位相差情報とを受け、カウンタのカウント値が位相差情報の値と一致した時、トリガ信号を出力する。位相差情報は NTSC フレーム・パルスに位相ロックされているから、トリガ信号は、NTSC フレーム・パルスに位相ロックされ、かつ内部水平同期信号の周期、すなわちハイビジョン信号の水平周期を持った信号になる。





※ パラレル・クロック(PCLK): SDI信号より生成した基準クロック信号

※ 内部水平同期信号: SDI信号より生成した水平同期信号

第1図 被告物件3(LV5750) 構成ブロック図

(別紙)
NTSC系
信号発生器

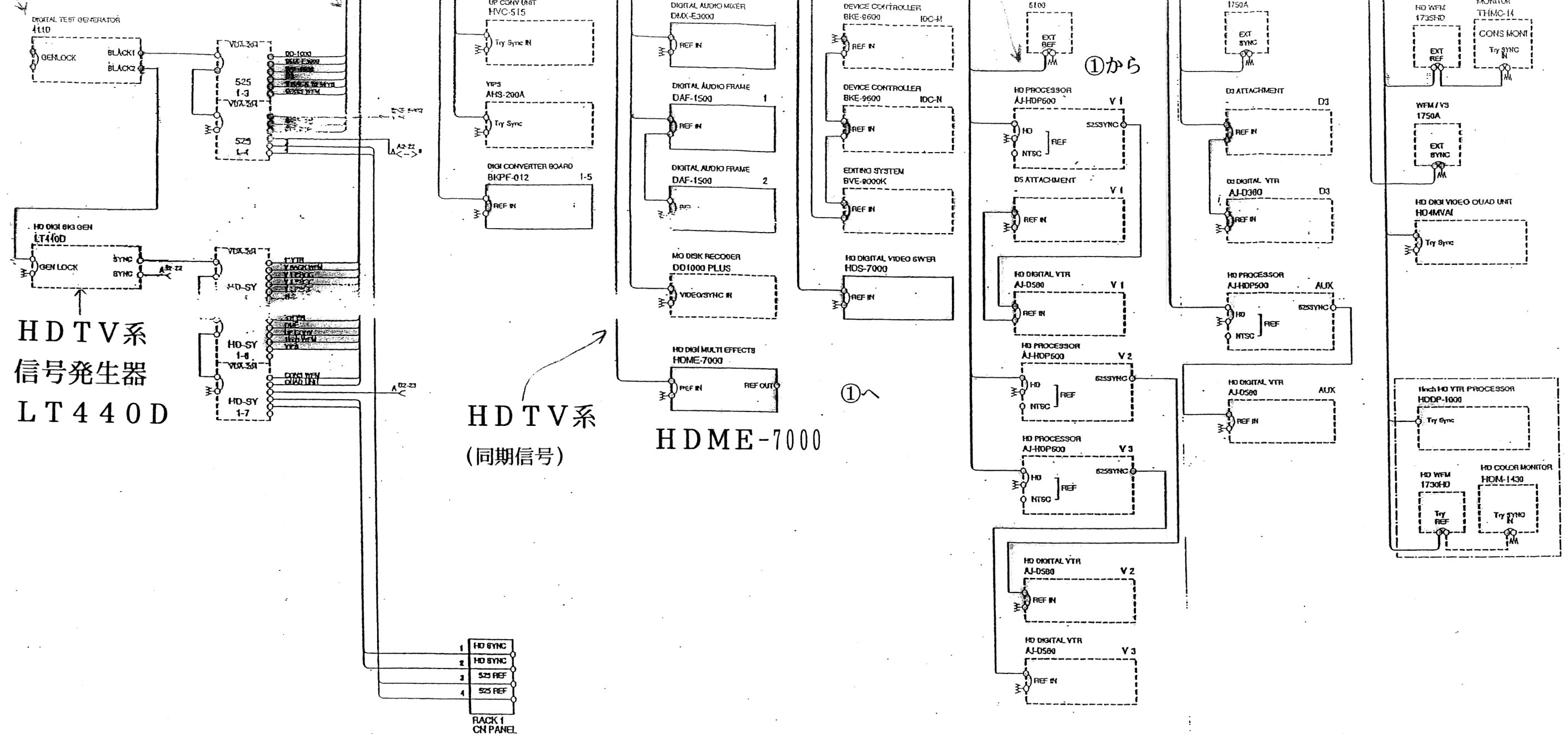
図面 1

HDTV系 波形表示装置
(同期信号) WFM5100

乙第 11 号証の 4
/SBG /DIO /OT /TM

411D

NTSC系
(同期信号)



HDTV系
(同期信号)

HDME-7000

NOTE

- 1 [] 新設機
[] 既設機または社外品

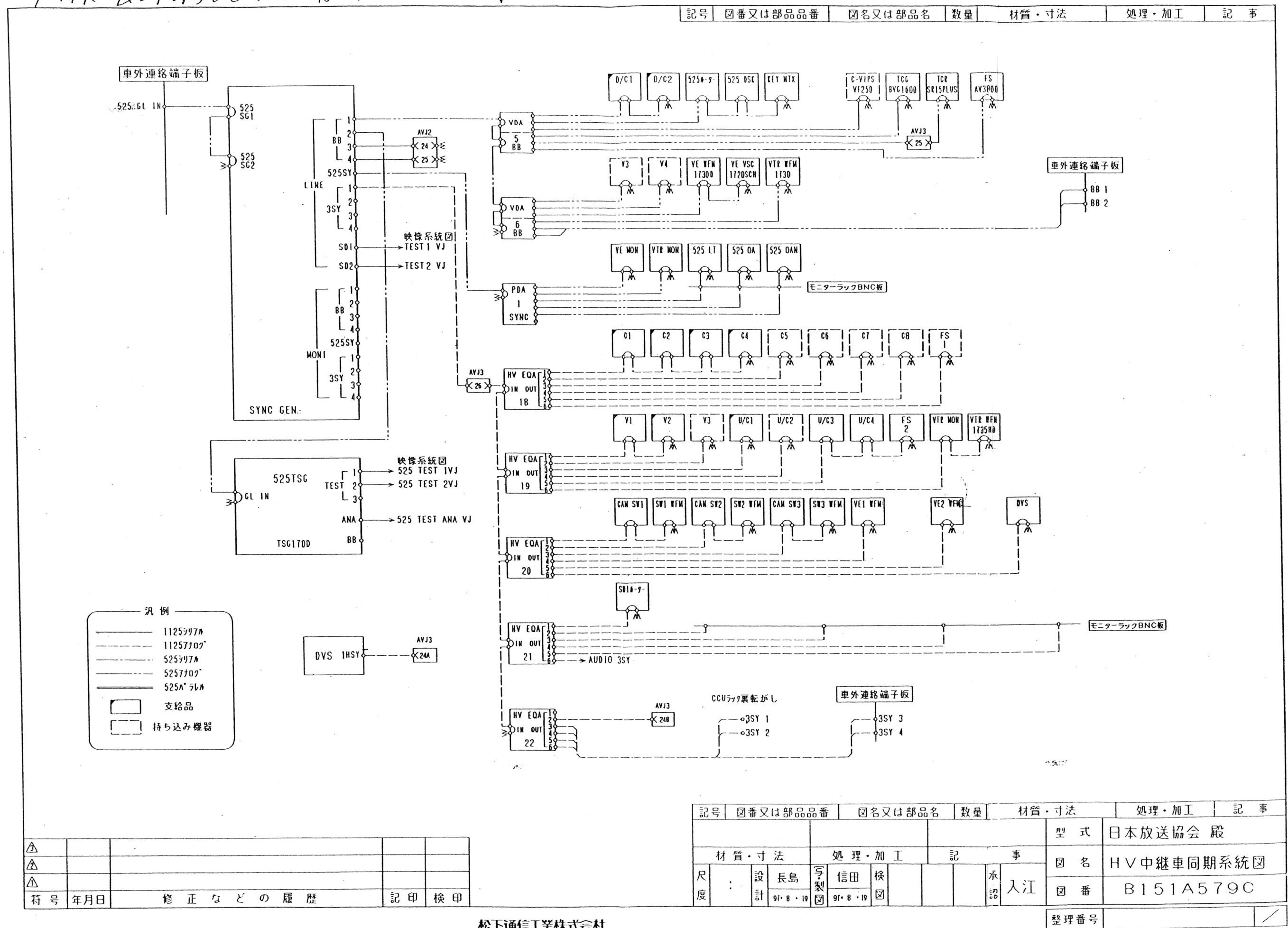
- 2 O BNCコネクタ
● RCAピンコネクタ
Mはオス座、Fはメス座を示す。
3 市線、結束処理はソニー社指定

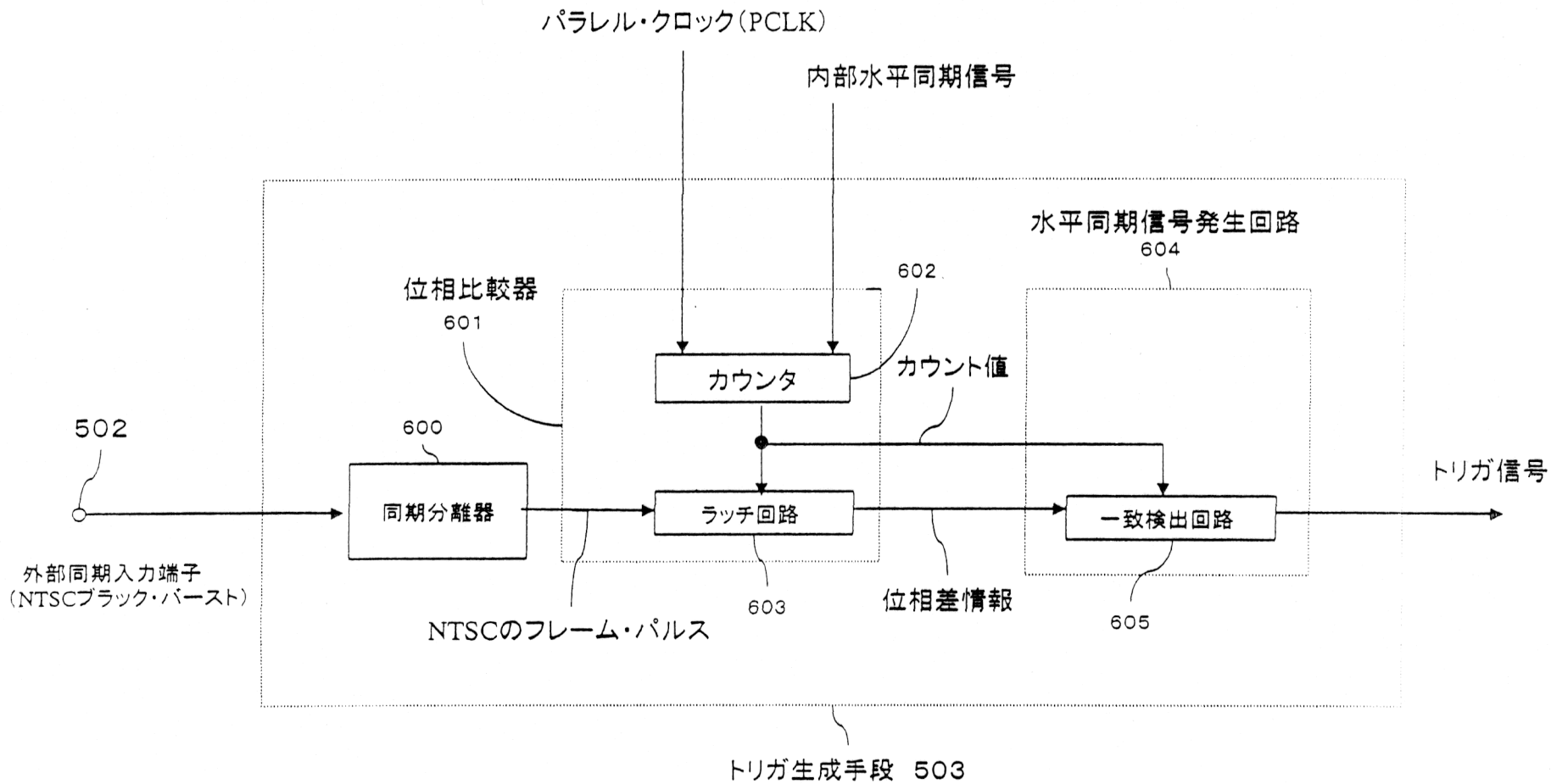
新設ケーブル
既設又は
工事現場外ケーブル

A3
x1.4

DRAWN BY 関野	PLANNED BY BC S13課 溝口	CHECKED BY	APPROVED BY 片山	MODEL TENTATIVE	PART NO.
----------------	--------------------------------	------------	-------------------	--------------------	----------

△X				
△X				
△X				
HISTORY X COUNT	DATE	REVISION	SIGN	UNIT mm
USER				ANGLE 3rd
日本放送協会 殿				SCALE
DESCRIPTION ハイビジョン編集システムHVE-2/3 同期系統図				PAGE
PART NO. Q-M78-00-AK-01-0				





※LV5750は垂直のトリガ信号も生成しているが
図は、水平トリガ信号発生構成のみ示す

第2図 被告物件3 (LV5750) トリガ生成手段構成ブロック図